

DAQ

NI 6624 ユーザマニュアル

NI PCI-6624/NI PXI-6624 デバイス

技術サポートのご案内

www.ni.com/support/jp

日本ナショナルインスツルメンツ株式会社

〒105-0011 東京都港区芝公園 2-4-1 ダヴィンチ芝パーク A 館 4F Tel : 0120-108492

National Instruments Corporation

11500 North Mopac Expressway Austin, Texas 78759-3504 USA Tel: 512 683 0100

海外オフィス

イスラエル 972 3 6393737、イタリア 39 02 413091、インド 91 80 41190000、英国 44 0 1635 523545、
オーストラリア 1800 300 800、オーストリア 43 662 457990-0、オランダ 31 (0) 348 433 466、
カナダ 800 433 3488、韓国 82 02 3451 3400、シンガポール 1800 226 5886、スイス 41 56 2005151、
スウェーデン 46 (0) 8 587 895 00、スペイン 34 91 640 0085、スロベニア 386 3 425 42 00、
タイ 662 278 6777、台湾 886 02 2377 2222、中国 86 21 5050 9800、チェコ 420 224 235 774、
デンマーク 45 45 76 26 00、ドイツ 49 89 7413130、トルコ 90 212 279 3031、
ニュージーランド 0800 553 322、ノルウェー 47 (0) 66 90 76 60、フィンランド 385 (0) 9 725 72511、
フランス 33 (0) 1 48 14 24 24、ベルギー 32 (0) 2 757 0020、ブラジル 55 11 3262 3599、
ポーランド 48 22 3390150、ポルトガル 351 210 311 210、マレーシア 1 800 887710、
南アフリカ 27 0 11 805 8197、メキシコ 01 800 010 0793、レバノン 961 (0) 1 33 28 28、
ロシア 7 495 783 6851

サポート情報の詳細については、「[技術サポートおよびプロフェッショナルサービス](#)」を参照してください。ナショナルインスツルメンツのドキュメントに関してご意見をお寄せいただく場合は、ナショナルインスツルメンツのウェブサイト、ni.com/jp の右上にある Info Code に feedback とご入力ください。

必ずお読みください

保証

NI 6624 デバイスは、受領書などの書類によって示される出荷日から3年間、素材および製造技術上の欠陥について保証されます。National Instruments Corporation (以下「NI」という)は弊社の裁量により、保証期間中、欠陥があると証明される製品を修理、交換致します。本保証は部品および労務費に及びます。

NIのソフトウェア製品が記録されている媒体は、素材および製造技術上の欠陥によるプログラミング上の問題に対して、受領書などの書面によって示される出荷日から90日間保証致します。NIは、保証期間中にこのような欠陥の通知を受け取った場合、弊社の裁量により、プログラミングの指示どおりに実行できないソフトウェア媒体を修理、交換致します。NIは、ソフトウェアの操作が中断されないこと、および欠陥のないことを保証致しません。

お客様は、保証の対象となる製品をNIに返却する前に、返品確認(RMA: Return Material Authorization)番号をNIから取得し、パッケージ外に明記する必要があります。NIは、保証が及んでいる部品をお客様に返却する輸送費を負担いたします。

本書の内容については万全を期しており、技術的内容に関するチェックも入念に行っております。技術的な誤りまたは誤植があった場合、NIは、本書を所有するお客様への事前の通告なく、本書の次の版を改訂する権利を有します。誤りと思われる箇所がありましたら、NIへご連絡ください。NIは、本書およびその内容により、またはそれに関連して発生した損害に対して、一切責任を負いません。

NIは、ここに記載された以外、明示または黙示の保証は致しません。特に、商品性または特定用途への適合性に関する保証は致しません。NI側の過失または不注意により発生した損害に対するお客様の賠償請求権は、お客様が製品に支払われた金額を上限とします。NIは、データの消失、利益の損失、製品の使用による損失、付随的または間接的損害に対して、その損害が発生する可能性を通知されていた場合でも、一切の責任を負いません。NIの限定保証は、訴訟方式、契約上の責任または不法行為に対する責任を問わず、過失責任を含め、適用されます。NIに対する訴訟は、訴訟原因の発生から1年以内に提起する必要があります。NIは、NIの合理的に管理可能な範囲を超えた原因により発生した履行遅延に関しては一切の責任を負いません。所有者がインストール、操作、保守に関するNIの指示書に従わなかったため、所有者による製品の改造、乱用、誤用、または不注意な行動、さらに停電、サージ、火災、洪水、事故、第三者の行為、その他の合理的に管理可能な範囲を超えた事象により発生した損害、欠陥、動作不良またはサービスの問題については、本書に定める保証の対象となりません。

著作権

著作権法に基づき、National Instruments Corporation (米国ナショナルインストルメンツ社)の書面による事前の許可なく、本書のすべてまたは一部を写真複写、記録、情報検索システムへの保存、および翻訳を含め、電子的または機械的ないかなる形式によっても複製または転載することを禁止します。

National Instrumentsは他者の知的財産を尊重しており、お客様も同様の方針に従われますようお願いいたします。NIソフトウェアは著作権法その他の知的財産権に関する法律により保護されています。NIソフトウェアを用いて他者に帰属するソフトウェアその他のマテリアルを複製することは、適用あるライセンスの条件その他の法的規制に従ってそのマテリアルを複製できる場合に限り可能であるものとします。

商標

National Instruments、NI、ni.com、およびLabVIEWはNational Instruments Corporation (米国ナショナルインストルメンツ社)の商標です。National Instrumentsの商標の詳細については、ni.com/legalの「Terms of Use」セクションを参照してください。

本文中に記載されたその他の製品名および企業名は、それぞれの企業の商標または商号です。

ナショナルインストルメンツ・アライアンスパートナー・プログラムのメンバーはナショナルインストルメンツより独立している事業体であり、ナショナルインストルメンツと何らかの代理店、パートナーシップまたはジョイント・ベンチャーの関係にありません。

特許

National Instrumentsの製品を保護する特許については、ソフトウェアに含まれている特許情報(ヘルプ→特許情報)、CDに含まれているpatents.txtファイル、またはni.com/patentsのうち、該当するリソースから参照してください。

National Instruments Corporation 製品を使用する際の警告

(1) National Instruments Corporation (以下「NI」という)の製品は、外科移植またはそれに関連する使用に適した機器の備わった製品として、または動作不良により人体に深刻な障害を及ぼすおそれのある生命維持装置の重要な機器として設計されておらず、その信頼性があるかどうかの試験も実行されていません。

(2) 上記を含むさまざまな用途において、不適切な要因によってソフトウェア製品の操作の信頼性が損なわれるおそれがあります。これには、電力供給の変動、コンピュータハードウェアの誤作動、コンピュータのオペレーティングシステムソフトウェアの適合性、アプリケーション開発に使用したコンパイラや開発用ソフトウェアの適合性、インストール時の間違い、ソフトウェアとハードウェアの互換性の問題、電子監視・制御機器の誤作動または故障、システム(ハードウェアおよび/またはソフトウェア)の一時的な障害、予期せぬ使用または誤用、ユーザまたはアプリケーション設計者の側のミスなどがありますが、これ

に限定されません（以下、このような不適切な要因を総称して「システム故障」という）。システム故障が財産または人体に危害を及ぼす可能性（身体の損傷および死亡の危険を含む）のある用途の場合は、システム故障の危険があるため、1つの形式のシステムにのみ依存すべきではありません。損害、損傷または死亡といった事態を避けるため、ユーザまたはアプリケーション設計者は、適正で慎重なシステム故障防止策を取る必要があります。これには、システムのバックアップまたは停止が含まれますが、これに限定されません。各エンドユーザのシステムはカスタマイズされ、NIのテスト用プラットフォームとは異なるため、そしてユーザまたはアプリケーション設計者が、NIの評価したことのない、または予期していない方法で、NI製品を他の製品と組み合わせて使用する可能性があるため、NI製品をシステムまたはアプリケーションに統合する場合は、ユーザまたはアプリケーション設計者が、NI製品の適合性を検証、確認する責任を負うものとします。これには、このようなシステムまたはアプリケーションの適切な設計、プロセス、安全レベルが含まれますが、これに限定されません。

遵守

電波周波数障害に関する FCC/ カナダ規則の遵守

FCC クラスの確定

米国連邦通信委員会（FCC）では、無線通信を電磁波障害から保護するための規則を定めています。FCC は、デジタル電子機器を、クラス A（工業・商業地のみでの利用向け）およびクラス B（住宅地または商業地での利用向け）という、二つのクラスに分類しています。全ての当社製品が、FCC クラス A に該当します。

本製品を使用する場所によって、FCC 規則上の制約を受けることがあります。（カナダでは、カナダ産業界省の中の通信省（DOC）が、無線障害についてこれとほぼ同様の規制をしています。）デジタル電子機器は、通常の運転中に微弱信号を発生しており、それが、ラジオ、テレビ、または他の無線機器に影響を与える可能性があります。

FCC クラス A 製品にのみ、障害および不適切な操作に関して、短い簡単な警告文が表示されます。FCC 規則では、FCC クラス A 製品が使用可能な場所に関する制限について規定しています。

詳細は、FCC の Web サイト (www.fcc.gov) をご覧ください。

FCC/DOC 警告

本機は電波周波数エネルギーを発生し使用するため、本機を本書および CE マーク適合宣言（the CE Mark Declaration of Conformity）* に定める指示に厳密に従って設置し使用しない場合、ラジオやテレビの受信に障害が発生するおそれがあります。分類基準は、米国連邦通信委員会（FCC）およびカナダ通信省（DOC）とで同一です。

ナショナルインスツルメンツが明示的に認めていない変更や改変を行った場合は、FCC 規則に基づき、本機に対するユーザの操作権が失効することがあります。

クラス A

米国連邦通信委員会

本機はテストの結果、FCC 規則第 15 条に従って、クラス A デジタル装置についての制限に適合していることが確認されています。これらの制限は、機器を商業用環境で使用する場合の有害な混信に対して合理的な保護を講じることを目的としています。本機は電波周波数エネルギーを発生し使用するほか、放射の可能性があるため、マニュアルに記載のある指示に従って設置し使用しない場合には、無線通信に有害な混信を引き起こすおそれがあります。また、住宅地域で本機を使用されると、有害な混信を引き起こすことがあります。このような場合、混信の排除に係る費用はその利用者が負担するものとします。

カナダ通信省

このクラス A デジタル装置は、カナダ通信省の無線障害原因機器規制（the Canadian Interference-Causing Equipment Regulations）の定める要件を全て充足しています。

Cet appareil numerique de la classe A respecte toutes les exigences du Reglement sur le materiel brouilleur du Canada.

EU 指令の遵守

EU 域内のユーザは、CE マークコンプライアンススキームに関する情報 * については、メーカの適合宣言（Declaration of Conformity: DoC）をご参照ください。追加の規制コンプライアンス情報については、この製品の DoC をご参照ください。この製品の DoC は、ni.com/Certification において、製品の型番または製品シリーズを検索し、Certification 内の適切なリンクをクリックして取得できます。

* CE マーク適合宣言には、ユーザまたは設置責任者にとって重要な補足情報や指示が含まれています。

目次

このマニュアルについて

表記規則.....	ix
関連ドキュメント.....	x
カスタマートレーニング.....	x
技術サポートのウェブサイト.....	xi

第1章 概要

NI 6624 デバイスについて.....	1-1
PXI を CompactPCI と使用する.....	1-2
スタートアップ.....	1-3
NI-DAQ 7.x をインストールする.....	1-3
その他のソフトウェアをインストールする.....	1-3
ハードウェアを取り付ける.....	1-3
アクセサリとケーブル.....	1-4

第2章 デバイスの概要

重複カウント防止.....	2-1
正常に動作するアプリケーションの例（重複カウントなし）.....	2-1
正しく動作しないアプリケーションの例（重複カウント）.....	2-2
重複カウントを防止するアプリケーションの例.....	2-3
NI-DAQmx で重複カウント防止を有効にする.....	2-4
重複カウントを使用してよい場合.....	2-4
重複カウント防止を使用してはいけない場合.....	2-4
転送速度.....	2-4

第3章 信号接続

プログラム可能関数インタフェース（PFI）.....	3-1
デジタルフィルタ.....	3-1
電源投入時の状態.....	3-3
ピンの割り当て.....	3-4
I/O コネクタのピンアウト.....	3-6
入力.....	3-8
NI 6624 を接地を基準として接続する.....	3-9
NI 6624 を電源を基準として接続する.....	3-9
出力.....	3-10
誘導負荷を駆動する.....	3-11
入力しきい電圧.....	3-12

カウンタ	3-12
Counter <i>n</i> Source 信号	3-13
カウンタソースとカウンタ出力間の遅延	3-14
Counter <i>n</i> Gate 信号	3-15
Counter <i>n</i> Auxiliary 信号	3-16
Counter <i>n</i> Internal Output 信号	3-17
ハードウェアアーム開始トリガ	3-17
カウンタペア	3-17
カウンタアプリケーション	3-18
リアルタイムシステムインテグレーションバス	3-18
RTSI トリガ	3-19
I/O 信号	3-20
配線に関する注意事項	3-20
ノイズ	3-20
クロストーク	3-21

付録 A 技術サポートおよびプロフェッショナルサービス

用語集

索引

このマニュアルについて

このマニュアルでは、ナショナルインスツルメンツのNI 6624 デバイスの電気的および機械的側面について説明します。また、デバイスの操作とプログラミングに関する情報も提供されています。特に注記のない限り、本文は PCI-662 と PXI-6624 の両方のデバイスに適用します。PCI および PXI 実装は機能的には同じですが、主要な違いはバスインタフェースです。

表記規則

本書では以下の表記規則を使用します。

<> 山括弧で囲まれた数字と省略記号（たとえば AO<3..0> など）は、ビットや信号名に関連する値の範囲を示します。

→ 矢印（→）は、ネストされたメニュー項目やダイアログボックスのオプションをたどっていくと目的の操作項目を選択できることを示します。たとえば、**ファイル→ページ設定→オプション**という順になっている場合は、まず**ファイル**メニューをプルダウンし、次に**ページ設定**項目を選択して、最後のダイアログボックスから**オプション**を選択します。



このアイコンは、注意すべき重要な情報を示します。



このアイコンは、人体への損傷、データの損失、システムのクラッシュなどを防止するための注意事項があることを示しています。製品にこの記号が付いている場合は、『Read Me First: Safety and Radio-Frequency Interference』というドキュメントを参照して必要な安全対策を講じてください。

太字 太字のテキストは、メニュー項目やダイアログボックスなど、ソフトウェアでユーザが選択またはクリックする必要のある項目を示します。また、パラメータ名、強調、主要概念を示します。

斜体 斜体のテキストは、変数、強調、相互参照、または重要な概念の説明を示します。また、ユーザが入力する必要がある語または値のプレースホルダも示します。

monospace このフォントのテキストは、キーボードから入力する必要があるテキストや文字、コードの一部、プログラムサンプル、構文例を表します。また、ディスクドライブ、バス、ディレクトリ、プログラム、サブプログラム、サブルーチンなどの名称、デバイス名、関数、操作、変数、ファイル名および括弧の引用にも使用されます。

関連ドキュメント

製品マニュアルに併せて、以下の関連ドキュメントもご参照ください。

- 『NI 6624 仕様』—このドキュメントには、NI 6624 デバイスの仕様が記載されています。このドキュメントは、ni.com/jp/manuals からダウンロードできます。
- 『DAQ スタートアップガイド』—NI-DAQ 7.xソフトウェアのインストール方法や、DAQ デバイスの取り付け方、およびデバイスが正しく動作しているかどうかを確認する方法を説明します。
- 『NI-DAQmx ヘルプ』—このヘルプファイルには、NI-DAQmx を使用してナショナルインスツルメンツのデバイスをプログラムする方法が説明されています。NI-DAQmx は、DAQ デバイスとの通信やその制御に使用するソフトウェアです。
- 『NI-DAQmx 対応 Measurement & Automation Explorer ヘルプ』—NI-DAQmx 対応の Measurement & Automation Explorer (MAX) を使用した DAQ デバイス、SCXI デバイス、SCC デバイス、および RTSI ケーブルの構成やテストについての情報が記載されています。
- 『DAQ アシスタントヘルプ』—DAQ アシスタントを使用して、チャンネル、タスク、またはスケールの作成および構成を実行する情報が記載されています。



メモ これらのドキュメントは、ni.com/jp/manuals からダウンロードできます。

- 『PXI ハードウェア仕様改定 2.1』—PXI アーキテクチャを紹介し、PXI 用の電氣的、機械的、およびソフトウェアの要件を記載していません。

カスタマートレーニング

NI では、NI 製品を使用してアプリケーション開発を手がけるお客様をお手伝いするトレーニングコースを提供しています。コースへのお申し込み方法や、コースの詳細については、ni.com/jp/training を参照してください。

技術サポートのウェブサイト

その他のサポートについては、ni.com/jp/support または ni.com/zone（英語）を参照してください。



メモ これらのドキュメントは、ni.com/jp/manuals からダウンロードできます。

DAQ の仕様書や DAQ マニュアルの一部は PDF 形式で利用可能です。PDF を表示するには、Adobe Acrobat Reader を使用してください。Acrobat Reader をダウンロードするには、アドビシステムズ社のホームページ (www.adobe.com/jp) にアクセスしてください。更新された文書リソースについては、ni.com/jp/manuals でナショナルインスツルメンツの製品マニュアルライブラリを参照してください。

概要

この章では、NI 6624 デバイスや、使用を開始するために必要なもの、およびオプションの機器について説明します。NI 6624 デバイスをまだ取り付けていない場合は、『DAQ スタートアップガイド』の取り付け手順を参照してください。

NI 6624 デバイスについて

NI 6624 は、ナショナルインスツルメンツが開発した TIO ASIC（特定アプリケーション用の集積回路）を 2 つ使用する絶縁カウンタ / タイマデバイスです。このデバイスは 8 つのカウンタを搭載し、各カウンタは個別に絶縁された 3 つの入力と 1 つの絶縁出力を装備しています。高電圧過渡や短絡に対する安定した保護が提供され、最大 48 V での操作が可能です。その他に 2 つの PFI 入力も装備されています。

NI 6624 上の入力は電源または接地のいずれかを基準にして駆動され、電流制限回路によって保護されています。出力は、すべての動作速度で短絡から保護されているオープンドレインの LOW 側スイッチです。すべての入力と出力は逆極性接続から保護されています。

図 1-1 は、NI 6624 デバイスの主要な機能コンポーネントを示しています。

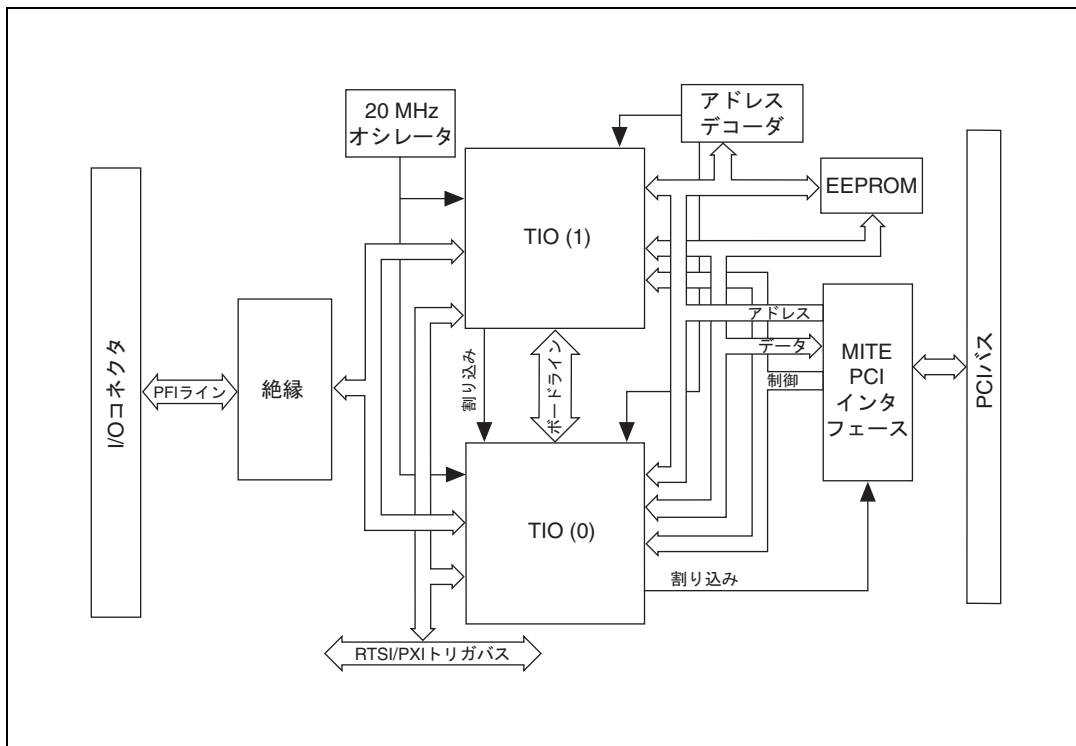


図 1-1 NI 6624 ブロックダイアグラム

PXI を CompactPCI と使用する

PXI に対応する製品を標準の製品と使用することは、『PXI ハードウェア仕様改定 2.1』で提供されている重要な機能です。PXI に対応するプラグインモジュールを標準のシャーシで使用する場合、PXI 特定の機能を使用することはできませんが、基本的なプラグインデバイスの機能は使用できます。たとえば、PXI TIO シリーズデバイス上の RTSI バスを PXI シャーシでは使用できますが、CompactPCI シャーシでは使用できません。

その仕様では、バス上の基本的な PCI インタフェースに置くサブバスをベンダが開発できます。互換性のある操作は、異なるサブバスを持つデバイス間、もしくはサブバスおよび PXI を持つデバイス間では保証されません。標準実装にはこれらのサブバスは含まれません。PXI TIO シリーズデバイスは、『PICMG 2.0 R3.0』のコア仕様に準拠する任意の標準シャーシで動作します。

PXI 特定の機能は、バスの J2 コネクタに実装されています。PXI デバイスは、そのデバイスによって使用されているラインを駆動しないサブバスを持つすべてのシャーシと互換性があります。サブバスがこれらのラインを駆動できる場合でも、PXI デバイスはサブバス上にあるデフォルトで無効にしたピンを有効にしない限り互換性があります。



注意 これらのラインがサブバスによって駆動されると損傷する場合があります。NI は、不適切な信号の接続による損傷の責任を負いません。

スタートアップ

DAQ デバイスを取り付ける前に、そのデバイスで使用する予定のソフトウェアをインストールする必要があります。

NI-DAQ 7.X をインストールする

NI-DAQ 7.1 以降を使用している場合は、ni.com/jjp/manuals からダウンロードできる『DAQ スタートアップガイド』を参照してください。『DAQ スタートアップガイド』では、ソフトウェアのインストール方法や、ハードウェアの取り付け方、チャンネルとタスクの構成、およびアプリケーション開発を開始する方法が、NI-DAQ ユーザに段階的に説明されています。

その他のソフトウェアをインストールする

その他のソフトウェアを使用する場合は、ソフトウェアに付属のインストール手順を参照してください。

ハードウェアを取り付ける

『DAQ スタートアップガイド』では、ソフトウェアを特定しない PCI、PXI、PCMCIA、USB/IEEE 1394 デバイス、およびアクセサリとケーブルの取り付け方が説明されています。

アクセサリとケーブル

表 1-1 は、NI 6624 デバイスと併用が可能なアクセサリおよびケーブルを表示しています。

表 1-1 アクセサリとケーブル

アクセサリ	説明
SH100-100-F	100 ピンシールドケーブル、2 m
R1005050	2つの 50 ピンコネクタへの 100 ピンコネクタ付リボンケーブル、1 m または 2 m
RTSI ケーブル	RTSI バスに接続するケーブル
CB-50	50 ピン端子台
CB-50LP	低コストの 50 ピン端子台
SCB-100	100 ピン端子台



メモ

R1005050 ですべての NI 6624 ラインへの接続を可能にするには、2つの 50 ピン端子台が必要となります。CB-100 キットには、2つの CB-50 端子台と R1005050 (1 m ケーブル) が含まれています。このキットやナショナルインスツルメンツから提供されているその他のオプションの機器に関する詳細は、ni.com/jp を参照してください。

デバイスの概要

この章には、NI 6624 デバイスの機能に関する情報が記載されています。

重複カウント防止

重複カウント防止（または同期カウントモード）機能を使用すると、低速または非周期的な外部ソースを使用するアプリケーションで、カウンタから確実に正しいデータが返されます。重複カウント防止は、周波数や周期を測定するバッファ型カウンタアプリケーションにのみ適用できます。

そのようなバッファ型アプリケーションでは、カウンタは Gate 信号の立ち上がりエッジごとに、外部ソースによる現在のパルスカウントを保存します。

正常に動作するアプリケーションの例（重複カウントなし）

図 2-1 は、周期測定のソースである外部バッファ信号を表しています。

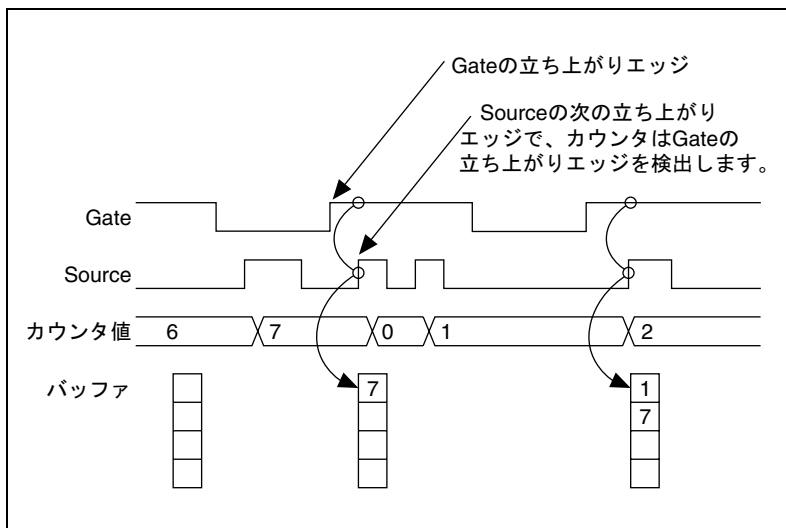


図 2-1 正常に動作するアプリケーションの例

Gate の最初の立ち上がりエッジで、現在のカウントである 7 が保存されます。Gate の次の立ち上がりエッジで、カウンタは 2 を保存します。これは、Gate の前回の立ち上がりエッジの後に Source でパルスが 2 回発生したためです。

カウンタは Gate 信号のトリガを Source 信号と同期化してサンプリングします。このため、カウンタは次の Source パルスまで Gate で立ち上がりエッジを検出しません。この例では、カウンタは Gate の立ち上がりエッジの後に発生する最初の Source の立ち上がりエッジでバッファに値を保存します。

正しく動作しないアプリケーションの例（重複カウント）

図 2-2 では、Gate の最初の立ち上がりエッジの後に Source でパルスが発生していないため、カウンタはバッファに正しいデータを書き込みません。

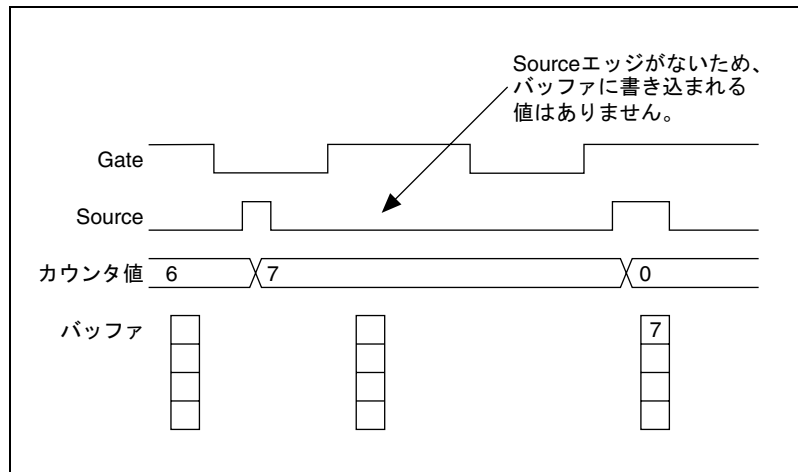


図 2-2 正しく動作しないアプリケーションの例

重複カウントを防止するアプリケーションの例

重複カウント防止を有効にすると、カウンタは Source と Gate の両方の信号を最大オンボードタイムベースに同期化します。タイムベースに同期化することにより、Source にパルスが発生しなくてもカウンタが Gate のエッジを検出できるようになります。これにより、Source エッジが Gate 信号間で発生しなくても、現在の正しいカウントがバッファに保存されます。図 2-3 は、重複カウントを防止するアプリケーションの例を示しています。

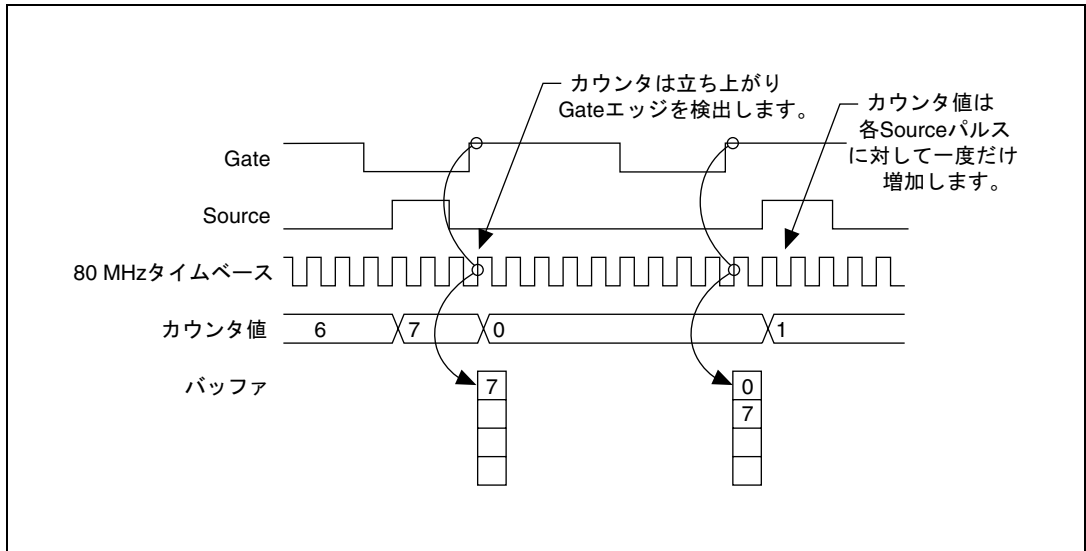


図 2-3 重複カウントを防止するアプリケーションの例

カウンタ値は、長い Source パルスに対しても、1 パルスにつき 1 カウントだけ増加します。

通常、カウンタと Counter n Internal Output 信号は Source 信号に同期して変化します。重複カウント防止では、カウンタ値と Counter n Internal Output 信号は最大オンボードタイムベースに同期して変化します。

重複カウント防止は、Source 信号の周波数が最大オンボードタイムベースの 4 分の 1 以下である場合にのみ使用することに注意します。

NI-DAQmx で重複カウント防止を有効にする

重複カウント防止 プロパティを設定すると、NI-DAQmx で重複カウント防止を有効にできます。**重複カウント防止** プロパティの設定方法については、ご使用の API のヘルプを参照してください。詳細については、『NI-DAQmx ヘルプ』を参照してください。

重複カウントを使用してよい場合

重複カウント防止は、外部 *CtrnSource* 信号を使用し、信号の周波数が最大オンボードタイムベースの 4 分の 1 以下のバッファ型測定に使用します。低周波数を使用している場合、または *CtrnGate* 信号の連続エッジ間でゼロ個の *CtrnSource* エッジが予想される場合に、このモードを使用します。

重複カウント防止は、次の条件を満たす場合に使用する必要があります。

- バッファ型カウンタ入力測定を実行している
- 外部信号（PFI x など）をカウンタ Source として使用している
- 外部ソースの周波数が最大オンボードタイムベースの 4 分の 1 以下である
- 最大オンボードタイムベースと同期して変化するカウンタ値と出力を使用できる

上記の条件を満たさない場合は、重複カウント防止を *有効にしない* してください。

重複カウント防止を使用してはいけない場合

重複カウント防止は、*CtrnSource* 信号でのバッファ型測定のみを使用してください。*CtrnSource* 信号が最大タイムベースの 4 分の 1 以上の場合は、重複カウント防止を使用しないでください。

転送速度

NI 6624 デバイスがバッファ型集録で実行できる最大転送速度は、以下の要因によって異なります。

- 利用可能なバス帯域幅の量
- プロセッサ速度およびオペレーティングシステム
- アプリケーションソフトウェア

バス動作の量を減らすには、バスサイクルを生成するデバイスの数を制限します。ダイレクトメモリアクセス（DMA）転送は割り込み駆動転送よりも高速なため、NI-DAQmx はバッファ型集録にデフォルトで DMA を使用します。



メモ 使用可能な最大転送速度はピーク転送速度より常に低くなります。

表 2-1 は、NI 6624 デバイスでの最大転送速度を表示しています。

表 2-1 最大転送速度

DMA		割り込み	
有限操作			
バッファサイズ (サンプル)	レート (kS/ 秒)	バッファサイズ (サンプル)	レート (kS/ 秒)
100	5,000	100	77
1,000	2,150	1,000	77
10,000	1,600	10,000	77
100,000	1,350	100,000	77
連続操作			
バッファサイズ (サンプル)	レート (kS/ 秒)	バッファサイズ (サンプル)	レート (kS/ 秒)
100	44	100	7
1,000	202	1,000	46
10,000	212	10,000	75
100,000	245	100,000	76
デフォルト	212	デフォルト	75



メモ 転送速度は、コンピュータのハードウェアや、オペレーティングシステム、およびシステム動作によって異なります。このベンチマークデータは、128 MB の PC-2100 DDR RAM を搭載し Windows XP および LabVIEW を動作する AMD Athlon XP 1800 コンピュータで TIO デバイスの 1 つのカウンタを使用して確認されたものです。連続操作では、転送速度は 1 つのカウンタ上で 30 秒間持続する最大速度です。NI 6624 で使用可能な最大転送速度は、測定に刺激を提供するために内部信号を使用して確認されました。この数字は、光学絶縁を介した転送速度を反映しません。

信号接続

この章では、デバイス I/O コネクタと RTSI コネクタ経由で NI 6624 デバイスに入力および出力信号を接続する方法について説明します。

プログラム可能関数インタフェース (PFI)

NI 6624 は、26 の入力と 8 の出力を装備する 34 の PFI ラインを搭載しています。PFI ラインは単方向です。ラインは入力または出力として設定されています。ソフトウェアを通じて、入力を出力として構成したり出力を入力として構成することはできません。

デジタルフィルタ

I/O コネクタからの各 PFI ラインは、簡易デジタルデバウンスフィルタを有効にすることができます。フィルタは、フィルタクロックおよび内部サンプリングクロックで動作します。フィルタ回路は、サンプリングクロックの各立ち上がりで PFI ライン上の信号をサンプリングします。信号での変化は、その新しい状態が少なくともフィルタクロックタイムベースの立ち上がりを 2 回連続する間に続いた場合のみ伝播されます。フィルタクロックタイムベースの周波数は、信号の遷移が伝播するかどうかを決定します。高速の内部サンプリングクロックを使用することで、エイリアスを防ぐことができます。

図 3-1 は、このフィルタの機能を示しています。

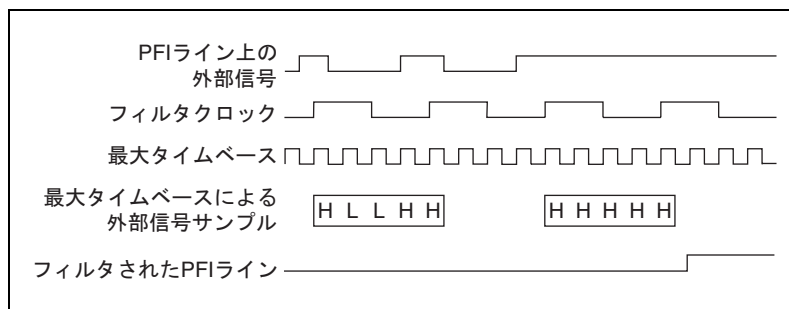


図 3-1 デジタルフィルタ

図 3-1 では、外部信号が少なくともフィルタクロックの 2 周期の間 HIGH を維持し、この間に各サンプリングクロック立ち上がりですべて HIGH がサンプリングされた場合にのみ、立ち上がり遷移がパスすることが保証されています。この例では立ち上がり遷移が表示されていますが、立ち下がり遷移でも同じことが起こります。



メモ フィルタによる影響として、信号の変化を検出するのが最大でフィルタクロックの 2 周期分遅れます。

図は、フィルタクロックだけの各立ち上がりでサンプリングが行われた場合、最初の 2 つのパルスは 1 つの続いた遷移と見なされることを示しています。しかし、さらに速いサンプリングクロックはグリッチを検出するため、2 つの短いパルスは無視されます。

フィルタの目的は、信号に現れる可能性のあるグリッチを回避することです。フィルタは、デジタル信号がある状態から別の状態へ遷移する継続時間に敏感に反応します。フィルタに方形波信号が入力された場合、その伝播は周波数とデューティサイクルによって異なります。

TIO デバイスで利用可能な 4 つのフィルタ設定は、5 μ s、1 μ s、500 ns、および 100 ns です。5 μ s フィルタは、5 μ s 以上のすべてのパルス幅 (HIGH および LOW) をパスします。このフィルタは、2.5 μ s (5 μ s の半分) またはそれより短いすべてのパルス幅をブロックします。2.5 μ s と 5 μ s 間のパルス幅は、フィルタクロックを基準としたパルスの位相関係によってパスしたりパスしなかったりします。同様の関係が他のすべてのフィルタクロックにあてはまります。

これらの配線で接続されたフィルタクロックに加えて、任意の PFI、RTSI または内部信号をフィルタクロックのソースとして使用することができます。できるだけ 50% に近いデューティサイクルで信号を使用します。

フィルタクロックの周期が t_{ftrclk} の場合、このフィルタは $2 * t_{\text{ftrclk}}$ より長いパルス幅をパスし、 t_{ftrclk} より短いパルス幅をブロックすることを保証します。これらの 2 つの範囲間にあるパルス幅は、フィルタクロックを基準としたパルスの位相関係によってパスしたりパスしなかったりします。

表 3-1 は、さまざまなフィルタ設定の属性に関する概要です。

表 3-1 フィルタ設定

フィルタ設定	パスするパルス幅	ブロックするパルス幅
5 μ s	5 μ s	2.5 μ s
1 μ s	1 μ s	500 ns

表 3-1 フィルタ設定 (続き)

フィルタ設定	パスするパルス幅	ブロックするパルス幅
500 ns	500 ns	250 ns
100 ns	100 ns	50 ns
クロックの周期でプログラム可能な設定 = t_{fitrclk}	$2 * t_{\text{fitrclk}}$	t_{fitrclk}

フィルタは、各 PFI ラインに対して個別に設定できます。フィルタは信号整合性を維持することに役立ちます。フィルタによって、ノイズや、クロストーク、または伝送ラインの影響によって生じる測定エラーを回避することができます。



メモ NI 6624 は、デフォルトですべての PFI ラインで 1 μ s デジタルフィルタが有効になっています。

デバイスでデジタルフィルタを使用することに関する詳細は、『NI-DAQmx ヘルプ』の「Digital Filtering for Counters」を参照してください。

電源投入時の状態

NI 6624 に電源が投入されている場合、ラインは以下の状態にあります。

- **初期入力状態**—電源投入時に、たとえば I/O コネクタを介してなど外部で入力ラインを駆動しているものがなければ、すべての入力ラインは LOW になります。
- **初期出力状態**—電源投入時にすべての出力ラインはオフになります。
- **初期 RTSI 状態**—電源投入時にすべての RTSI ラインは高インピーダンス状態になります。RTSI ラインの電圧レベルは HIGH になります。
- **初期 PFI 状態**—ソフトウェアで別の設定に構成しない限り、電源投入時にすべての PFI ラインはアクティブレベルになります。アクティブレベル (1) は HIGH 電圧に対応し、非アクティブレベル (0) は LOW 電圧に対応します。



メモ 出力を使用する場合、ドライバによって決定するデフォルトの出力状態は LOW (MOSFET : ON) になります。たとえば、付加抵抗での継続的電力損失のためなど、このデフォルトの動作が適さない場合は、ソフトウェアで切り替えてデフォルトの出力状態を HIGH (MOSFET : OFF) に変更できます。

ピンの割り当て

表 3-2 は、NI 6624 I/O コネクタピンの割り当てを表示しています。

表 3-2 NI 6624 コネクタピンの割り当て

信号名	モーションエンコードとして使用した場合	カウンタとして使用した場合 (デフォルト)	ピン番号	ピン番号	カウンタとして使用した場合 (デフォルト)	モーションエンコードとして使用した場合	信号名
PFI 39+	channel A(0)+	CTR 0 SRC+	1	51	CTR 4 SRC+	channel A(4)+	PFI 23+
PFI 39-	channel A(0)-	CTR 0 SRC-	2	52	CTR 4 SRC-	channel A(4)-	PFI 23-
PFI 38+	index/z(0)+	CTR 0 GATE+	3	53	CTR 4 GATE+	index/z(4)+	PFI 22+
PFI 38-	index/z(0)-	CTR 0 GATE-	4	54	CTR 4 GATE-	index/z(4)-	PFI 22-
PFI 37+	channel B(0)+	CTR 0 AUX+	5	55	CTR 4 AUX+	channel B(4)+	PFI 21+
PFI 37-	channel B(0)-	CTR 0 AUX-	6	56	CTR 4 AUX-	channel B(4)-	PFI 21-
PFI 36 Vdd	—	CTR 0 Vdd	7	57	CTR 4 Vdd	—	PFI 20 Vdd
PFI 36 Vss	—	CTR 0 Vss	8	58	CTR 4 Vss	—	PFI 20 Vss
PFI 36	—	CTR 0 OUT	9	59	CTR 4 OUT	—	PFI 20
PFI 36 Vss	—	CTR 0 Vss	10	60	CTR 4 Vss	—	PFI 20 Vss
PFI 35+	channel A(1)+	CTR 1 SRC+	11	61	CTR 5 SRC+	channel A(5)+	PFI 19+
PFI 35-	channel A(1)-	CTR 1 SRC-	12	62	CTR 5 SRC-	channel A(5)-	PFI 19-
PFI 34+	index/z(1)+	CTR 1 GATE+	13	63	CTR 5 GATE+	index/z(5)+	PFI 18+
PFI 34-	index/z(1)-	CTR 1 GATE-	14	64	CTR 5 GATE-	index/z(5)-	PFI 18-
PFI 33+	channel B(1)+	CTR 1 AUX+	15	65	CTR 5 AUX+	channel B(5)+	PFI 17+
PFI 33-	channel B(1)-	CTR 1 AUX-	16	66	CTR 5 AUX-	channel B(5)-	PFI 17-
PFI 32 Vdd	—	CTR 1 Vdd	17	67	CTR 5 Vdd	—	PFI 16 Vdd
PFI 32 Vss	—	CTR 1 Vss	18	68	CTR 5 Vss	—	PFI 16 Vss

表 3-2 NI 6624 コネクタピンの割り当て (続き)

信号名	モーションエンコードとして使用した場合	カウンタとして使用した場合 (デフォルト)	ピン番号	ピン番号	カウンタとして使用した場合 (デフォルト)	モーションエンコードとして使用した場合	信号名
PFI 32	—	CTR 1 OUT	19	69	CTR 5 OUT	—	PFI 16
PFI 32 Vss	—	CTR 1 Vss	20	70	CTR 5 Vss	—	PFI 16 Vss
PFI 31+	channel A(2)+	CTR 2 SRC+	21	71	CTR 6 SRC+	channel A(6)+	PFI 15+
PFI 31-	channel A(2)-	CTR 2 SRC-	22	72	CTR 6 SRC-	channel A(6)-	PFI 15-
PFI 30+	index/z(2)+	CTR 2 GATE+	23	73	CTR 6 GATE+	index/z(6)+	PFI 14+
PFI 30-	index/z(2)-	CTR 2 GATE-	24	74	CTR 6 GATE-	index/z(6)-	PFI 14-
PFI 29+	channel B(2)+	CTR 2 AUX+	25	75	CTR 6 AUX+	channel B(6)+	PFI 13+
PFI 29-	channel B(2)-	CTR 2 AUX-	26	76	CTR 6 AUX-	channel B(6)-	PFI 13-
PFI 28 Vdd	—	CTR 2 Vdd	27	77	CTR 6 Vdd	—	PFI 12 Vdd
PFI 28 Vss	—	CTR 2 Vss	28	78	CTR 6 Vss	—	PFI 12 Vss
PFI 28	—	CTR 2 OUT	29	79	CTR 6 OUT	—	PFI 12
PFI 28 Vss	—	CTR 2 Vss	30	80	CTR 6 Vss	—	PFI 12 Vss
PFI 27+	channel A(3)+	CTR 3 SRC+	31	81	CTR 7 SRC+	channel A(7)+	PFI 11+
PFI 27-	channel A(3)-	CTR 3 SRC-	32	82	CTR 7 SRC-	channel A(7)-	PFI 11-
PFI 26+	index/z(3)+	CTR 3 GATE+	33	83	CTR 7 GATE+	index/z(7)+	PFI 10+
PFI 26-	index/z(3)-	CTR 3 GATE-	34	84	CTR 7 GATE-	index/z(7)-	PFI 10-
PFI 25+	channel B(3)+	CTR 3 AUX+	35	85	CTR 7 AUX+	channel B(7)+	PFI 9+
PFI 25-	channel B(3)-	CTR 3 AUX-	36	86	CTR 7 AUX-	channel B(7)-	PFI 9-
PFI 24 Vdd	—	CTR 3 Vdd	37	87	CTR 7 Vdd	—	PFI 8 Vdd
PFI 24 Vss	—	CTR 3 Vss	38	88	CTR 7 Vss	—	PFI 8 Vss

表 3-2 NI 6624 コネクタピンの割り当て (続き)

信号名	モーションエンコードとして使用した場合	カウンタとして使用した場合 (デフォルト)	ピン番号	ピン番号	カウンタとして使用した場合 (デフォルト)	モーションエンコードとして使用した場合	信号名
PFI 24	—	CTR 3 OUT	39	89	CTR 7 OUT	—	PFI 8
PFI 24 Vss	—	CTR 3 Vss	40	90	CTR 7 Vss	—	PFI 8 Vss
PFI 0+	—	—	41	91	—	—	PFI 4+
PFI 0-	—	—	42	92	—	—	PFI 4-
NC	—	—	43	93	—	—	NC
NC	—	—	44	94	—	—	NC
NC	—	—	45	95	—	—	NC
NC	—	—	46	96	—	—	NC
NC	—	—	47	97	—	—	NC
NC	—	—	48	98	—	—	NC
NC	—	—	49	99	—	—	NC
NC	—	—	50	100	—	—	NC

I/O コネクタのピンアウト

図 3-2 は、NI 6624 I/O コネクタピンの割り当てを表示しています。

PFI 39 +/CTR 0 SOURCE +	1	51	PFI 23 +/CTR 4 SOURCE +
PFI 39 -/CTR 0 SOURCE -	2	52	PFI 23 -/CTR 4 SOURCE -
PFI 38 +/CTR 0 GATE +	3	53	PFI 22 +/CTR 4 GATE +
PFI 38 -/CTR 0 GATE -	4	54	PFI 22 -/CTR 4 GATE -
PFI 37 +/CTR 0 AUX+	5	55	PFI 21 +/CTR 4 AUX +
PFI 37 -/CTR 0 AUX-	6	56	PFI 21 -/CTR 4 AUX -
PFI 36 Vdd/CTR 0 Vdd	7	57	PFI 20 Vdd/CTR 4 Vdd
PFI 36/CTR 0 Vss	8	58	PFI 20 Vss/CTR 4 Vss
PFI 36/CTR 0 OUT	9	59	PFI 20/CTR 4 OUT
PFI 36/CTR 0 Vss	10	60	PFI 20 Vss/CTR 4 Vss
PFI 35 +/CTR 1 SOURCE +	11	61	PFI 19 +/CTR 5 SOURCE +
PFI 35 -/CTR 1 SOURCE -	12	62	PFI 19 -/CTR 5 SOURCE -
PFI 34 +/CTR 1 GATE +	13	63	PFI 18 +/CTR 5 GATE +
PFI 34 -/CTR 1 GATE -	14	64	PFI 18 -/CTR 5 GATE -
PFI 33 +/CTR 1 AUX +	15	65	PFI 17 +/CTR 5 AUX +
PFI 33 -/CTR 1 AUX -	16	66	PFI 17 -/CTR 5 AUX -
PFI 32 Vdd/CTR 1 Vdd	17	67	PFI 16 Vdd/CTR 5 Vdd
PFI 32 Vss/CTR 1 Vss	18	68	PFI 16 Vss/CTR 5 Vss
PFI 32/CTR 1 OUT	19	69	PFI 16/CTR 5 OUT
PFI 32 Vss/CTR 1 Vss	20	70	PFI 16 Vss/CTR 5 Vss
PFI 31 +/CTR 2 SOURCE +	21	71	PFI 15 +/CTR 6 SOURCE +
PFI 31 -/CTR 2 SOURCE -	22	72	PFI 15 -/CTR 6 SOURCE -
PFI 30 +/CTR 2 GATE +	23	73	PFI 14 +/CTR 6 GATE +
PFI 30 -/CTR 2 GATE -	24	74	PFI 14 -/CTR 6 GATE -
PFI 29 +/CTR 2 AUX +	25	75	PFI 13 +/CTR 6 AUX +
PFI 29 -/CTR 2 AUX -	26	76	PFI 13 -/CTR 6 AUX -
PFI 28 Vdd/CTR 2 Vdd	27	77	PFI 12 Vdd/CTR 6 Vdd
PFI 28 Vss/CTR 2 Vss	28	78	PFI 12 Vss/CTR 6 Vss
PFI 28/CTR 2 OUT	29	79	PFI 12/CTR 6 OUT
PFI 28 Vss/CTR 2 Vss	30	80	PFI 12 Vss/CTR 6 Vss
PFI 27 +/CTR 3 SOURCE +	31	81	PFI 11 +/CTR 7 SOURCE +
PFI 27 -/CTR 3 SOURCE -	32	82	PFI 11 -/CTR 7 SOURCE -
PFI 26 +/CTR 3 GATE +	33	83	PFI 10 +/CTR 7 GATE +
PFI 26 -/CTR 3 GATE -	34	84	PFI 10 -/CTR 7 GATE -
PFI 25 +/CTR 3 AUX +	35	85	PFI 9 +/CTR 7 AUX +
PFI 25 -/CTR 3 AUX -	36	86	PFI 9 -/CTR 7 AUX -
PFI 24 Vdd/CTR 3 Vdd	37	87	PFI 8 Vdd/CTR 7 Vdd
PFI 24 Vss/CTR 3 Vss	38	88	PFI 8 Vss/CTR 7 Vss
PFI 24/CTR 3 OUT	39	89	PFI 8/CTR 7 OUT
PFI 24 Vss/CTR 3 Vss	40	90	PFI 8 Vss/CTR 7 Vss
PFI 0 +	41	91	PFI 4 +
PFI 0 -	42	92	PFI 4 -
NC	43	93	NC
NC	44	94	NC
NC	45	95	NC
NC	46	96	NC
NC	47	97	NC
NC	48	98	NC
NC	49	99	NC
NC	50	100	NC

NC = 接続なし

図 3-2 NI 6624 コネクタのピンアウト

入力

NI 6624 上の入力は、入力に接続されている外部デバイスの電源または接地を基準にして駆動されます。光絶縁体を保護する過電流保護回路が装備されています。光絶縁体は外部信号を TIO に渡します。ダイオードにより逆電圧から保護されています。

図 3-3 は、単一の NI 6624 絶縁入力を表示しています。

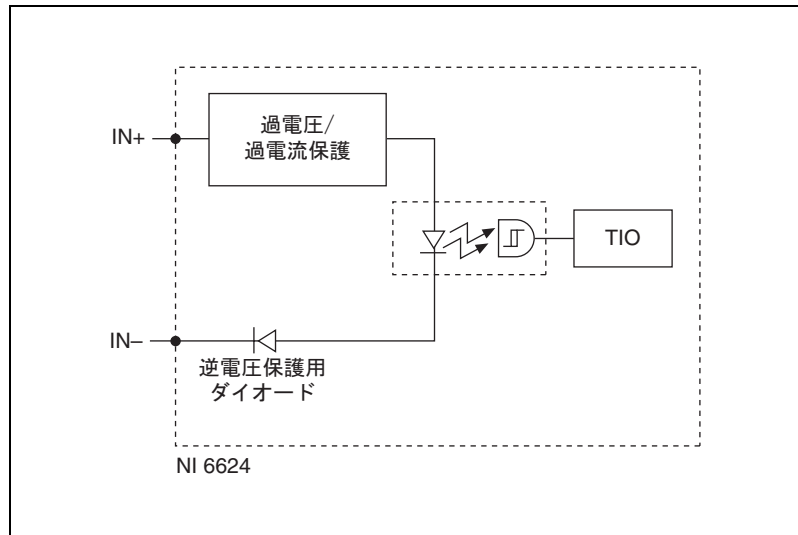


図 3-3 NI 6624 絶縁入力

NI 6624 に接続するには、電源基準または接地基準で行います。必要な電流量を外部デバイスが供給できない場合は、電源基準で行ってください。論理 HIGH を保証するために NI 6624 入力に必要な最小電流量は 2.2 mA です。過電圧 / 過電流保護装置は、10 mA を超える電流量が入力回路を流れることを防ぎます。

NI 6624 を電源または接地を基準とするように接続するには、以下のガイドラインに従ってください。

NI 6624 を接地を基準として接続する

図 3-4 で示されているように、外部デバイスを IN+ ピンに、そしてデバイスの接地は IN- ピンに接続します。

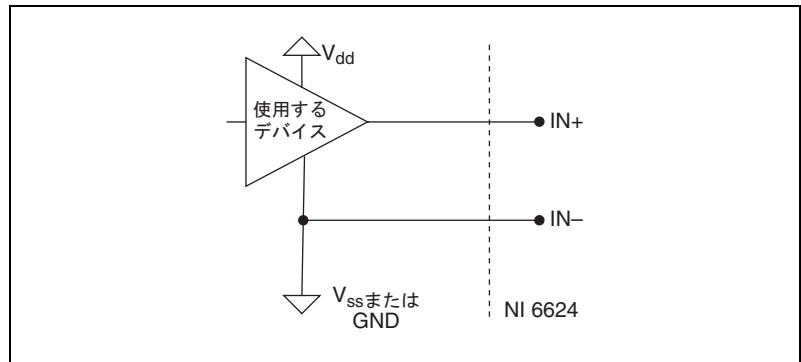


図 3-4 接地を基準として接続する

NI 6624 を電源を基準として接続する

図 3-5 で示されているように、外部デバイス上の V_{dd} を NI 6624 IN+ に、そして外部デバイスの出力は IN- に接続します。

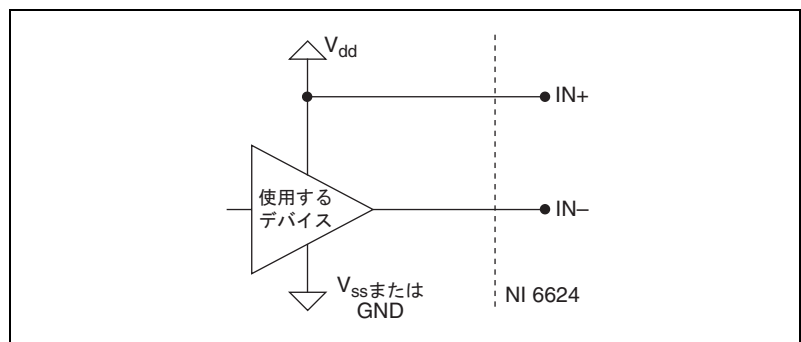


図 3-5 電源を基準として接続する



メモ NI 6624 を電源を基準として接続すると、デジタル論理が反転します。NI 6624 を TTL デバイスで動作するには、NI 6624 を電源を基準として接続してください。

出力

NI 6624 上の出力は、LOW 側スイッチに接続された N-channel MOSFET で構成されています。ショットキーダイオードは逆接続を阻止します。

図 3-6 は、単一の NI 6624 絶縁出力を接続する例を表示しています。

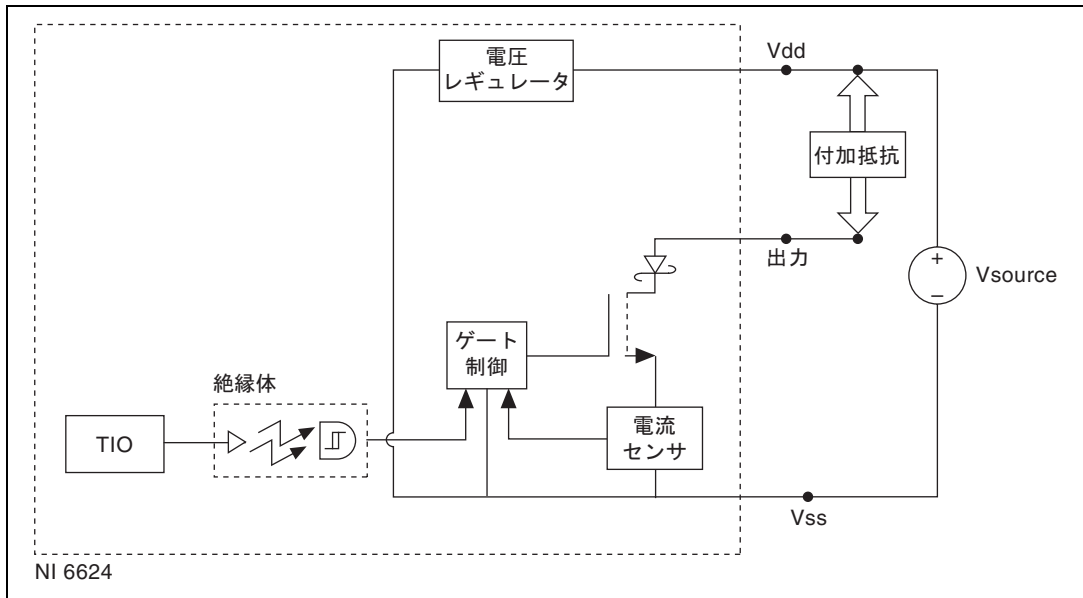


図 3-6 単一の NI 6624 絶縁出力を接続する

出力回路が機能するためには、Vdd と Vss 間で 5 ~ 48 V を供給および接続する必要があります。ni.com/jp/manuals からダウンロードが可能な『NI 6624 仕様』のドキュメントに記載されているように、接続が 60 VDC を超えない限り、Vdd と Vss の逆接続が回路を破損することはありません。

付加抵抗で短絡が発生した場合などに MOSFET に一定レベル (800 mA、標準) を超えた電流量が流れると、MOSFET と付加抵抗を保護するために MOSFET が 250 ms の間オフになります。この時間が過ぎると、出力はオンへの切り替えを試みます。短絡が依然として起こっている場合は、さらに 250 ms の間オフになります。このプロセスは過電流または短絡状態が解除されるまで継続し、その後は自動的に切り替えが再開します。



メモ Vdd と Vss 間で付加抵抗にパイパスキャパシタを追加することで、特に配線が長い場合、出力がオン／オフに切り替わるときにリングが発生する可能性を減らします。



メモ 出力を使用した場合、ドライバによって決定するデフォルトの出力状態は LOW (MOSFET : ON) になります。たとえば、待機状態時に付加抵抗での継続的電力損失を回避するためにこの状態を変更したい場合は、ソフトウェアで切り替えてデフォルトの出力状態を HIGH (MOSFET : OFF) に変更できます。



メモ NI は、両方の Vss 端子を端子台で使用可能な基準または接地に接続し、すべての接続をできるだけ短く保つことを推奨します。誘導負荷への接続についての詳細は、このドキュメントの「誘導負荷を駆動する」のセクションを参照してください。

誘導負荷を駆動する

NI 6624 の出力の 1 つが比較的大きな誘導負荷を駆動している場合は、急激に電流を変化させることで発生する高電圧が出力回路または付加抵抗を損傷しないように注意します。図 3-7 に表示されているように、誘導負荷にフライバックダイオードを追加することでこの問題を回避できます。

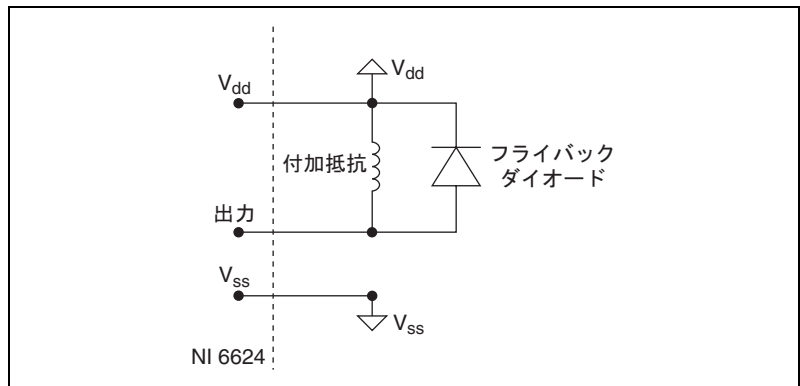


図 3-7 誘導負荷でフライバックダイオードを追加する



メモ 選択したダイオードが、出力が ON のときに付加抵抗が保持する電流量を処理できることを確認します。

入力しきい電圧

デフォルト (HIGH で最大 4 V) より高いしきい値を希望する場合は、ツェナーダイオードを直列で入力に挿入してツェナーブレイクダウン電圧でしきい値を変えることができます。端子台にツェナーダイオードを取り付けることができます。図 3-8 は、NI 6624 入力に対するツェナーダイオードの極性を表示しています。

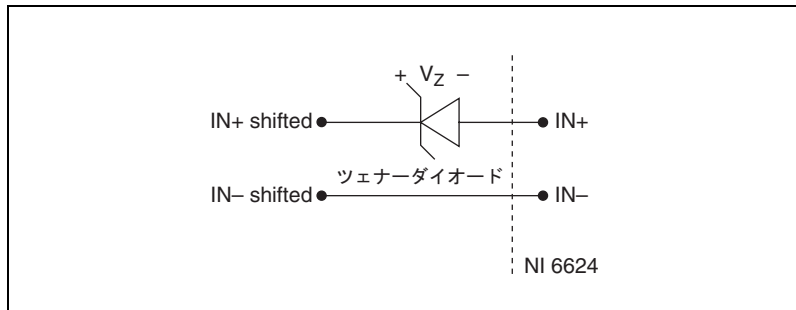


図 3-8 NI 6624 入力に対するツェナーダイオードの極性

ツェナーダイオードを挿入後、新しいしきい値は $4 + V_Z$ になります。たとえば、電流 I_Z に 1 ~ 10 mA 間で V_Z がおおよそ 7.5 V と同等となるようなツェナーダイオードを選んだ場合、IN+ shifted と IN- shifted 間のしきい電圧は約 $4 + 7.5$ の 11.5 V になります。

カウンタ

TIO デバイス上のカウンタは、ナショナルインスツルメンツによって開発された DAQ システムタイミングコントローラ (DAQ-STC) 汎用カウンタの上位バージョンです。これらのカウンタは、機能およびソフトウェアプログラミングにおいて DAQ-STC と下位互換性があります。DAQ-STC 汎用カウンタおよび TIO デバイス上のカウンタのプログラムを行うために、同じソフトウェア API と関数が使用されています。

TIO デバイスのカウンタには、100 kHz および 20 MHz の 2 つの内部タイムベースがあります。各カウンタには、ゲート、補助、およびソース入力があります。これらの各入力、I/O コネクタに接続する内部または外部信号になります。各カウンタには出力信号もあります。

Counter n Source 信号

PFI および他の多くの内部信号を Counter n Source (Ctr n Source) に入力する信号として選択することができます。エッジ検出モードでは、立ち上がりまたは立ち下がりエッジのどちらかを使用するかを設定することが可能です。アプリケーションによって、選択されたエッジでカウンタ値が増分または減分します。

Ctr n Source 信号を、各 Ctr n Source 用の I/O コネクタのデフォルト PFI 入力にエクスポートすることができます。たとえば、別の PFI が Ctr0Source 信号に入力している場合でも、Ctr0Source 信号を PFI 39/CTR 0 SRC ピンにエクスポートできます。この出力が起動時に高インピーダンスに設定されます。

多くのアプリケーションでは、外部ソースを選択しない場合、80MHzTimebase 信号 (利用可能な場合)、20MHzTimebase 信号、または 100kHzTimebase 信号が内部カウンタソースとして使用できます。

図 3-9 は、Ctr n Source に入力する信号のタイミング要件を示しています。

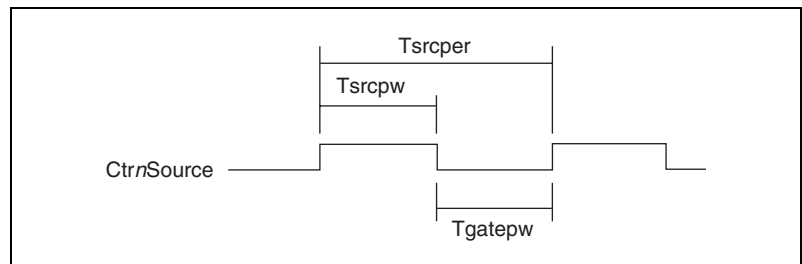


図 3-9 Ctr n Source に入力する信号のタイミング要件

図 3-9 は、Ctr n Source に入力する信号として適切な周期およびパルス幅の最小値を示しています。この信号は両方の最小基準を満たす必要があります。HIGH フェーズが Tsrcpw ns の場合、LOW フェーズは Tsrcper-Tsrcpw であることが必要です。

表 3-3 に記載されている最小パルス幅および周期は、内部信号に必要な最小限のものです。TIO デバイスには、絶縁回路を通過するための信号要件があります。これらの信号要件に関する詳細は、ni.com/jp/manuals で利用可能な『NI 6624 仕様』を参照してください。

表 3-3 CtrnSource 内部信号の最小パルス幅信号

パラメータ	最小	RTSI コネクタ付での 最小	説明
Tsrcpw (プリスケータなし)	1 μ s	5 ns	CtrnSource 最小パルス幅 (プリスケータなし)
Tsrcpw (プリスケータあり)	1 μ s	3.5 ns	CtrnSource 最小パルス幅 (プリスケータあり)
Tsrcper (プリスケータなし)	2 μ s	50 ns	CtrnSource 最小周期 (プリスケータなし)
Tsrcper (プリスケータあり)	2 μ s	16.67 ns	CtrnSource 最小周期 (プリスケータあり)

カウンタソースとカウンタ出力間の遅延

図 3-10 は、CtrnSource と CtrnInternalOutput 間の遅延を示しています。

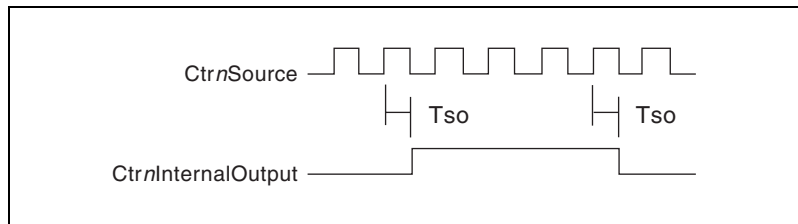


図 3-10 CtrnSource と CtrnInternalOutput 間の遅延

図 3-10 は、CtrnSource に入力される信号のアクティブエッジと CtrnInternalOutput から出力される信号のアクティブエッジ間の遅延を示しています。図では、CtrnSource および CtrnInternalOutput 信号はアクティブ HIGH です。CtrnInternalOutput 信号でパルス出力モードを使用する場合、CtrnInternalOutput がトグル出力モードでトグルする 1 つの CtrnSource 周期前に TC パルスが検出されます。

表 3-4 に記載されている出力遅延は、内部信号のものです。対応する端子台での遅延値は、ケーブル遅延のためにより大きくなります。TIO デバイスの絶縁回路は遅延をさらに大きくします。これらの信号遅延に関する詳細は、ni.com/jp/manuals からダウンロード可能な『NI 6624 仕様』を参照してください。

表 3-4 内部信号の出力遅延

パラメータ	標準	最大	説明
Tso	16 ns	26 ns	CtrnSource と CtrnInternalOutput 間の遅延



メモ 重複カウント防止モードを使用する場合、カウンタのソースとして使用される信号の最小周期は最大タイムベースの4倍以上である必要があります。詳細については、第2章「デバイスの概要」の「重複カウント防止」のセクションを参照してください。



メモ CtrnSource 信号は NI 6624 上の I/O コネクタにエクスポートできません。

Counter n Gate 信号

PFI、RTSI、および他の多くの内部信号を、Counter n Gate (CtrnGate) として使用することができます。カウンタアプリケーションによって、CtrnGate はエッジ検出またはレベル検出モードで使用されます。ゲート信号は、カウンタの開始および停止、割り込みの生成、カウンタ値の保存などのさまざまな操作を実行できます。

CtrnGate に入力する信号を、各 CtrnGate 用の I/O コネクタのデフォルト PFI 入力にエクスポートすることができます。たとえば、別の PFI が Ctr0Gate 信号に入力している場合でも、カウンタ 0 に接続されているゲート信号を PFI 38/CTR 0 GATE ピンにエクスポートできます。この出力が起動時に高インピーダンスに設定されます。

図 3-11 は、CtrnGate に入力する信号のタイミング要件を示しています。

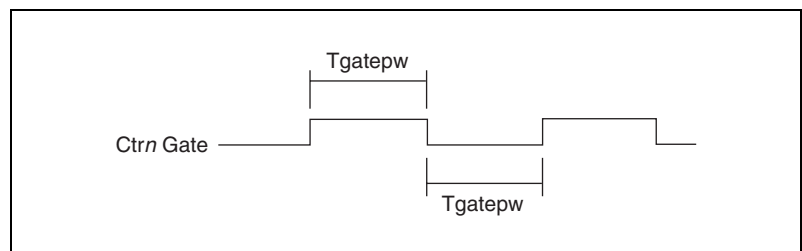


図 3-11 CtrnGate に入力する信号のタイミング要件

表 3-5 に記載されている最小パルス幅および周期は、内部信号に必要な最小限のものです。NI 6624 には、絶縁回路を通過するための信号要件があります。これらの信号要件に関する詳細は、ni.com/jp/manuals からダウンロード可能な『NI 6624 仕様』を参照してください。

表 3-5 CtrnGate 内部信号の最小パルス幅

パラメータ	最小	RTSI コネクタ 付での最小	説明
Tgatepw	1 μ s	5 ns	CtrnGate の最小パルス幅



メモ バッファ型測定では、CtrnGate に入力する信号に必要な最小周期は、システムがデータをどれくらいの速度でデバイスからコンピュータメモリに転送できるかによって決まります。

Counter *n* Auxiliary 信号

PFI または RTSI、および他の多くの内部信号を Counter *n* Auxiliary (CtrnAux) に入力する信号として選択することができます。この CtrnGate 信号のように、CtrnAux はカウンタで実行されるアプリケーションによってエッジ検出またはレベル検出モードで構成されます。Aux 信号は、カウンタの開始および停止、割り込みの生成、カウンタ値の保存などのさまざまな操作を実行できます。この信号は、エッジカウントアプリケーションでカウント方向を制御することにも使用できます。

図 3-12 は、CtrnAux に入力する信号のタイミング要件を示しています。

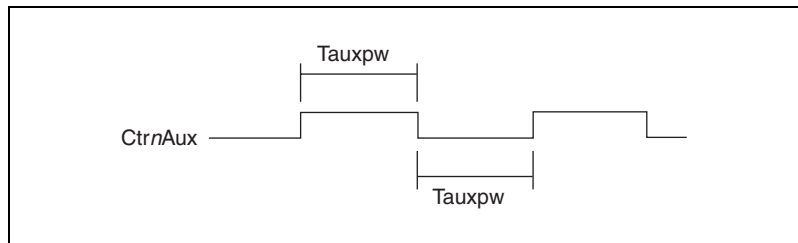


図 3-12 CtrnAux 信号のタイミング要件

表 3-6 CtrnAux 内部信号の最小パルス幅

パラメータ	最小	RTSI コネクタ 付での最小	説明
Tauxpw	1 μ s	5 ns	CtrnAux の最小パルス幅

Counter n Internal Output 信号

Counter n Internal Output (Ctr n InternalOutput) 信号は CTR n OUT ピン上では出力としてのみ使用可能で、 n にはカウンタ番号が入ります。たとえば、Ctr0InternalOutput 信号は PFI 36/CTR 0 OUT ピンで出力として使用できます。Ctr n InternalOutput 信号を、RTSI などボードの他の場所に経路設定することもできます。

Ctr n InternalOutput 信号は、カウンタ n のターミナルカウント (TC) を反映します。カウンタは、カウンタ値が一回りしたときに TC 出力を生成します。2つのソフトウェア選択可能な出力オプションは、TC のパルス出力と TC のトグル出力です。出力極性は、どちらのオプションもソフトウェアで選択できます。この出力が起動時に高インピーダンスに設定されます。

ハードウェアアーム開始トリガ

ソフトウェアコマンドまたはアーム開始トリガを使って各カウンタをアームリングすることができます。アーム開始トリガは内部または外部信号です。アーム開始トリガを使用すると、各カウンタが同じアーム開始トリガ信号を使うように構成して、1つ以上のカウンタを同時に開始することができます。

カウンタペア

NI 6624 の各カウンタは他のカウンタとペアになります。ペアにすることで、一部のカウンタ信号は他のカウンタの信号と接続することができます。カウンタは、表 3-7 に表示されているようにペアになります。

表 3-7 カウンタペア

ctr0	ctr1
ctr2	ctr3
ctr4	ctr5
ctr6	ctr7

Ctr0InternalOutput とそれに接続可能な Ctr1Gate は、ctr0/ctr1 ペア間で内部接続できる2つの信号の例です。逆に、Ctr0InternalOutput を Ctr2Gate に接続するには、NI 6624 デバイスの他の回路 (RTSI トリガなど) を使用する必要があります。

カウンタアプリケーション

以下のカウンタベースアプリケーションで NI 6624 デバイスを使用することができます。

- エッジをカウント
- 周波数測定
- 周期測定
- リニアおよび角エンコーダ付位置測定¹
- パルス幅測定
- 半周期測定
- 2 エッジ間隔測定
- パルス生成

これらの測定をプログラム I/O、割り込み、または DMA データ転送メカニズムを通じて使用できます。測定の長さは、有限または連続で実行できます。いくつかのアプリケーションは、開始トリガ、一時停止トリガ、およびハードウェアアームトリガも使用します。



メモ ソフトウェアでカウンタアプリケーションやトリガをプログラミングすることに関する詳細は、『NI-DAQmx ヘルプ』を参照するか、NI-DAQmx で利用可能なサンプルを使用してください。

リアルタイムシステムインテグレーションバス

共通トリガやトリガイベントへのいくつかの測定機能を簡単に同期するために、TIO デバイスはナショナルインスツルメンツのリアルタイムシステムインテグレーション (RTSI) バスを使用します。PCI システムでは、RTSI バスは RTSI バスインタフェースとリボンケーブルで構成されています。このバスを使用すると、同一コンピュータ内の最大 5 つまでの DAQ デバイス間で、さまざまな機能で使われるタイミング信号やトリガ信号を接続できます。PXI システムでは、RTSI バスは、RTSI バスインタフェースと PXI バックプレーンの PXI トリガ信号で構成されています。このバスを使用すると、同一システム内の最大 7 つまでの DAQ デバイス間で、さまざまな機能で使われるタイミング信号やトリガ信号を接続できます。RTSI コネクタのピンアウトについては、ni.com/info にアクセスし、`rtsipin` と入力してください。

¹ NI 6624 と併用する場合、エンコーダは NI 6624 で必要な最小 2.2 mA を駆動可能であることが必要です。詳細は、「[入力](#)」のセクションを参照してください。エンコーダがその電流量を駆動できないがシンクは可能な場合は、NI 6624 を電源を基準として接続できます。この場合、NI 6624 が読み取る信号は反転します。NI 6624 のエンコーダ入力が正常に動作するように、指標 (2) 入力をいつも正の論理にする必要があります。これは、指標 (2) は電源を基準とする場合は動作しないため、接続を解除しておく必要があることを意味します。

RTSI トリガ

TIO デバイスの操作には周波数タイムベースが必要です。この周波数タイムベースはボード上の水晶発振器からのものでなければならず、デバイスが MasterTimebase 信号を RTSI トリガバスから受信している場合でも必要となります。TIO デバイスは、20MHzTimebase 信号を RTSI Trigger 7 ピンで駆動することができます。一部の TIO デバイスには 80MHzTimebase がありますが、RTSI バスはバンド幅の制約により 80MHzTimebase 信号を伝えることはできません。デフォルトで、TIO デバイスは RTSI Trigger 7 バスクロックラインを駆動しません。

図 3-13 は、PCI TIO デバイスの RTSI 信号接続スキームを示しています。

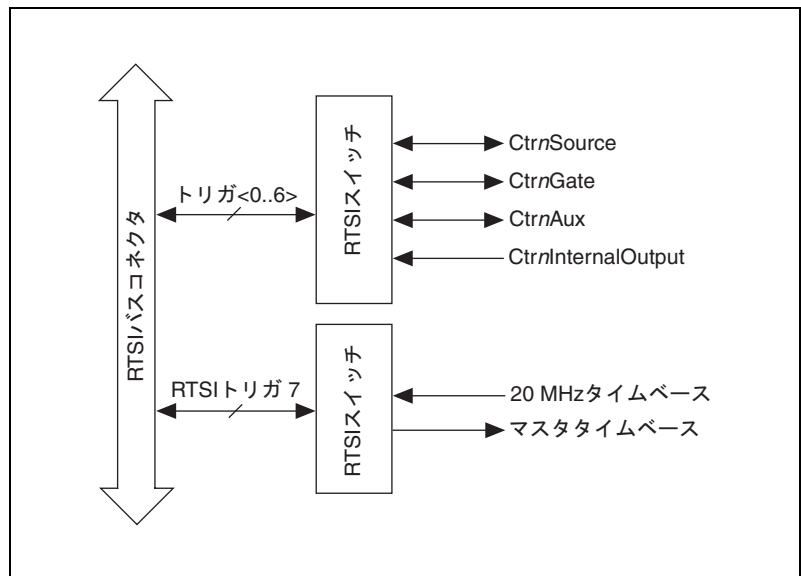


図 3-13 PCI の RTSI 信号接続スキーム

PXI TIO デバイスは、PXI トリガライン 7 を RTSI クロックラインとして使用します。PXI TIO デバイスにより提供される最大タイムベースは、10 MHz PXI バックプレーンクロックに位相ロックされています。他の PXI モジュールのタイムベースも 10 MHz バックプレーンクロックに位相ロックさせることで、同 PXI システム内の複数モジュール間で同期することができます。位相ロックはデフォルトで有効になり、ソフトウェアを使って無効にすることができます。モジュールを 10 MHz PXI バックプレーンクロックのない Compact PCI シャーシで使用している場合、位相ロックは自動的に無効になります。さらに、PXI トリガライン 6 は PXI TIO デバイス上で PXI スタートトリガに対応します。

図 3-14 は、PXI TIO デバイスの RTSI 信号接続スキームを示しています。

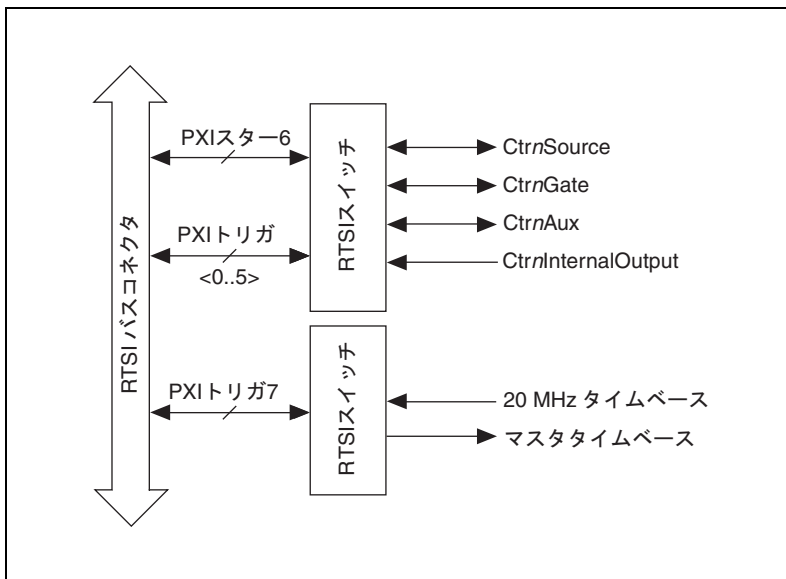


図 3-14 PXI の RTSI 信号接続

I/O 信号

配線に関する注意事項

環境ノイズやクロストークによって間違った結果が生じることを回避するために、NI 6624 と周辺機器が共通の接地基準を共有することを確認します。NI 6624 デバイスの D GND ラインの 1 つまたはそれ以上を、周辺機器の接地基準に接続します。

各 PFI ラインで利用可能なデジタルフィルタを使用して、これらの問題によって生じる恐れのあるエラーを減らすこともできます。

ノイズ

耐ノイズ性のために、以下の予防措置を講じてください。

- NI 6624 デバイスに信号を経路設定する場合は、ケーブルをノイズの原因から離れた場所に配線してください。
- NI 6624 デバイス信号線を高電流 / 電圧ワイヤから隔離してください。高電流 / 電圧ワイヤが近くに並列配置されていると、NI 6624 デバイス信号線に電流や電圧が誘引される可能性があります。並列配置され

た信号線間のカプリングを低減するには、それらの線を適度に離れた場所に配線するか、信号線が垂直に交わるように配線してください。

- 信号線を電源と同じ電線管に通さないでください。
- 信号線は、モーター、電気モーター、はんだ付け装置、ブレーカー、変圧器、または他のデバイスによって発生する磁場および電場の影響を受けないよう、金属製の特殊な電線管に通してください。
- 適切なデジタルフィルタを使用してノイズを除去してください。

クロストーク

クロストークは、ケーブルのライン間の電気容量が他のラインで小さな遷移を引き起こす場合に主に発生します。図 3-15 は、クロストークの例を示しています。

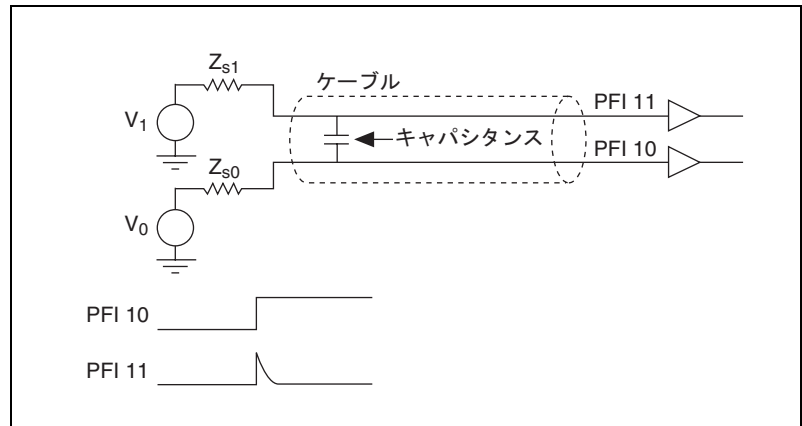


図 3-15 クロストークの例

図 3-15 では、PFI 10 および PFI 11 は入力として構成されています。 V_0 は PFI 10 を、そして V_1 は PFI 11 を駆動します。PFI 10（攻撃配線）ある状態から別の状態に遷移する場合、それによって PFI 11（被害配線）に小さな遷移が生じます。PFI 11 で生じる遷移（またはクロストーク）の振幅は、以下に比例します。

- 攻撃配線における遷移の速度（前例では PFI 10）
- ケーブルの長さおよび被害配線の攻撃配線への近接性
- 被害配線のソースインピーダンス（前例では V_1 ）および攻撃配線のレベル（ V_0 ）

クロストークは、被害配線が変化の遅い信号に接続されている場合に最も頻繁に測定エラーを起こします。

出力のいずれかが 5 V 以上の場合や、入力で高速エッジ信号が低速エッジ信号と混合する場合は、低速エッジ信号をデジタルでフィルタする必要があります。リボンケーブルを使用したり高速エッジ / 低速エッジ信号をケーブル上で離すことで、クロストーク関連の問題を減らすことができます。たとえば、PFI 12 を出力として使用する場合は、変化の遅い信号を PFI 11 または PFI 13 に接続することを回避する必要があります。その他の例としては、高速信号を PFI 10 に接続している場合、変化の遅い信号を PFI 9 または PFI 11 に接続することを避ける必要があります。

技術サポートおよびプロフェッショナルサービス

技術サポートおよびその他のサービスについては、ナショナルインスツルメンツのウェブサイト (ni.com/jp) の下記のセクションを参照してください。

- **サポート**—オンライン技術サポート (ni.com/support/ja) には以下のリソースがあります。
 - **セルフヘルプリソース**—質問に対する回答やソリューションが必要な場合は、ナショナルインスツルメンツのウェブサイトをご参照ください。ソフトウェアドライバとアップデート、検索可能な技術サポートデータベース、製品マニュアル、トラブルシューティングウィザード、種類豊富なサンプルプログラム、チュートリアル、アプリケーションノート、計測器ドライバなどをご利用いただけます。
 - **技術サポート**—ユーザ登録をされますと、基本的なサービスを無償でご利用いただくことができます。ni.com/jp/dforum からアクセスできる NI ディスカッションフォーラムでは、アプリケーションエンジニアに対するご質問を承ります。お尋ねいただきましたご質問には、ナショナルインスツルメンツのアプリケーションエンジニアが必ず回答いたします。
ご利用の地域のその他の技術サポートオプションについては、ni.com/jp/services をご覧いただくか、または ni.com/jp/contact から最寄りの営業所までお問い合わせください。
- **トレーニングと認定**—自習形式のコースキットやインストラクタによる実践コースなどのトレーニングおよび認定プログラムについては、ni.com/jp/training を参照してください。
- **システムインテグレーション**—時間の制約がある場合や社内で技術リソースが不足されている場合、または、プロジェクトで簡単には解消しない問題がある場合などは、ナショナルインスツルメンツのアライアンスパートナーによるサービスをご利用いただけます。詳しくは、最寄りの NI 営業所にお電話いただくか、ni.com/jp/alliance をご覧ください。
- **適合宣言 (DoC)**—適合宣言とは、適合宣言書によるさまざまな欧州閣僚理事会指令への適合宣言です。この制度により、電磁適合性 (EMC) に対するユーザ保護や製品の安全性に関する情報が提供されます。ご使用の製品の適合宣言は、ni.com/certification (英語) から入手できます。

- **Calibration Certificate**—ご使用の製品でキャリブレーションがサポートされている場合、ni.com/calibration からその製品の Calibration Certificate（英語）を入手してご利用になることもできます。

NI のウェブサイト (ni.com/jp) を検索しても問題が解決しない場合は、最寄りの営業所またはナショナルインスツルメンツ本社までお問い合わせください。世界各地の弊社営業所の連絡先は、このドキュメントの巻頭に掲載されています。ni.com/niglobal（英語）にある Worldwide Offices のセクションから、各支社のウェブサイトへアクセスすることもできます。このウェブサイトでは、お問い合わせ情報、サポートの電話番号、電子メールアドレス、および現行のイベント等に関する最新情報をご案内しています。

用語集

記号	接頭語	値
c	センチ	10^{-2}
m	ミリ	10^{-3}
μ	マイクロ	10^{-6}
n	ナノ	10^{-9}
k	キロ	10^3
M	メガ	10^6

記号

°	度。
-	負の数、マイナス。
/	につき。
%	パーセント。
±	プラスまたはマイナス。
+	正の数、プラス。

A

A	アンペア。
ANSI	American National Standards Institute（米国規格協会）。
API	Application Programming Interface（アプリケーションプログラミングインタフェース）。
ASIC	Application Specific Integrated Circuit（特定アプリケーション用の集積回路）。

B

- b Bit (ビット) —2 進数、0 か 1 のいずれか。
- B Byte (バイト) —8 つの関連ビットのデータ、つまり 8 ビットバイナリ数。1 バイトのデータの保存に必要なメモリの量の表現にも使用されま
ず。

C

- C 摂氏。
- cm センチメートル。
- CMOS Complementary Metal-oxide Semiconductor (相補型金属酸化膜半
導体)。
- CompactPCI 工業用アプリケーションに適したメカニカルフォームファクタを持つ PCI
バスアーキテクチャの電氣的な上位バージョンです。

D

- DAQ Data Acquisition (データ集録)。
センサ、トランスデューサ、テストプローブやフィクスチャなどから電気
信号を集めて測定し、それを処理用にコンピュータに入力すること。
コンピュータに装着された A/D デバイスや DIO ボードで同様の電気信号
を集めて測定し、場合によっては同じコンピュータ上の D/A デバイスや
DIO ボードで制御信号を生成すること。
- DAQ-STC National Instruments E シリーズボードでタイミング情報および汎用カ
ウンタ / タイマを提供する、ナショナルインスツルメンツが開発したカス
タムの ASIC。
- DC Direct Current (直流)。
- DIO Digital Input/Output (デジタル入出力)。
- DLL Dynamic Link Library (ダイナミックリンクライブラリ) —Windows ア
プリケーションまたは他の DLL に呼び出されたり使用される実行可能な
コードやデータが含まれた、Microsoft Windows のソフトウェアモ
ジュールです。DLL の機能やデータは、Windows アプリケーションまた
は他の DLL に参照されている時にロードおよびリンクされます。

DMA Direct Memory Access (ダイレクトメモリアクセス) —プロセッサが他のタスクを実行している間に、コンピュータのメモリとバスのデバイスまたはメモリ間でデータを転送する方法。DMA はコンピュータメモリでデータを転送する最も高速な方法です。

E

EEPROM Electrically Erasable Programmable Read-Only Memory (電氣的消去可能な読み出し専用メモリ) —電気信号を使用して消去や再プログラムが可能な ROM。

EISA Extended Industry Standard Architecture (拡張業界標準アーキテクチャ)。

ETS Equivalent Time Sampling (等価時間サンプリング)。

F

FSK Frequency Shift Keying (周波数シフトキーイング)。

G

GATE カウンタの操作を制御する信号です。この信号の状態により、カウンタはカウンタ操作の開始 / 停止や、カウンタの再ロード、またはカウンタ結果の保存を実行します。

GND 接地。

H

HW ハードウェア

Hz ヘルツ—周波数のユニット。1 ヘルツは毎秒 1 サイクルまたはイベントに対応します。

I

I/O Input/Output (入出力) —通信チャンネルや、オペレータインタフェースデバイス、データ集録 / 制御インタフェースなどによる、コンピュータシステムとのデータ転送。

in. インチ。

用語集

IOH	Output High（高レベル出力電流）。
IOL	Output Low（低レベル出力電流）。
IRQ	Interrupt Request Signal（割り込み要求信号）。
ISA	Industry Standard Architecture（業界標準アーキテクチャ）。

L

LabVIEW	Laboratory Virtual Instrument Engineering Workbench（ラボラトリ仮想計測器エンジニアリングワークベンチ）。ナショナルインスツルメンツ製のグラフィカルプログラミングアプリケーションです。
---------	---

M

m	メーター。
max	最大。
min	最小。

N

NI-DAQ	DAQ ハードウェア用の NI ドライバソフトウェア。
NI-TIO	カウンタおよびデジタル I/O 機能を提供する、ナショナルインスツルメンツが開発したカスタムの ASIC。

O

OCXO	Oven-controlled Crystal Oscillator（恒温槽付水晶発振器）。
------	--

P

PCI	Peripheral Component Interconnect（周辺機器相互接続）—ISA および EISA に代わるものとしてインテルが開発した高性能の拡張バスアーキテクチャ。PC およびワークステーションの標準として広範に受け入れられており、理論上の最大転送レートは 132MB/秒です。
PFI	Programmable Function Input（プログラム可能関数入力）。

ppb Parts Per Billion (10 億分の 1)。

PXI ナショナルインスツルメンツが開発した計測器が強化された CompactPCI に基づくモジュール式計測器の規格。

R

RG Reserved Ground (予約済み接地)。I/O コネクタで RG というマークが付いたピンは、SH100-100-S2 シールドケーブルを使用する場合は接続なしですが、R100100 非シールドリボンケーブルを使用する場合は接地ピンになります。

RTSI バス リアルタイムシステムインテグレーションバス—関数の正確な同期のため、ボード上部のコネクタを使用して、DAQ ボードを直接に接続するナショナルインスツルメンツのタイミングバスです。

S

s 秒。

SOURCE カウンタで増分または減分を引き起こす信号。

T

TC パルス ターミナルカウントパルス—どの方向からでもカウンタが 0 になった場合のストロープ。

TTL Transistor-Transistor Logic (トランジスタ—トランジスタロジック)。

U

UP_DOWN カウンタが増加または減少するかを決定する信号。

V

V ボルト。

VDC ボルト単位の直流電圧。

Vin 入力電圧。

VI 仮想計測器。物理的な計測器の外観および機能をモデル化しているためにこう呼ばれる LabVIEW のプログラム。

あ

アーミング カウンタの操作開始を有効にします。アプリケーションでトリガが必要な場合、アーミングカウンタはトリガを待ってから操作を開始します。

え

エンコード モーションエンコーダで使用されます。モーションエンコーダは、外部デバイスの動作や動作の方向に関する情報を提供します。この情報が含まれるパルスを生成するプロセスはエンコーディングと呼ばれます。

お

オペレーティングシステム コンピュータの制御、プログラムの実行、ユーザとの対話、接続されているハードウェアや周辺機器との通信などを行うベースレベルのソフトウェア。

か

開始トリガ ある操作を開始するための HIGH と LOW という 2 つの離散レベルがある TTL レベルの信号。

く

グリッチ 信号上での短い不要な変化または障害。

クロック さまざまなデバイス操作にタイミングを提供するハードウェアコンポーネント。

クロストーク 別のチャンネル上の動作が原因で発生する、あるチャンネルでの不要な信号。

さ

最大タイムベース デバイスで利用可能な最速の内部タイムベース。

し

終端 信号パスの終わりで反射を最小限に抑えるインピーダンスの整合。

そ

ソース カウンタでは、ソースはカウンタで増分または減分を引き起こす信号のことを指します。信号では、ソースとは信号を駆動するデバイスのことです。

た

タイムベース カウンタの SOURCE の別名です。通常、オンボード発振器から提供または取得された内部 SOURCE を示します。

て

デコード モーションエンコーダで使用されます。モーションエンコーダの 2 つのチャンネルは、外部デバイスの動きや動きの方向に関する情報を示します。デコードとは、この情報をこれらのチャンネル上の信号から抽出することです。

デバイス 複数のチャンネルと変換デバイスを含むプラグインデータ集録ボード、カード、またはパッド。コンピュータの平行ポートに接続されているプラグインボード、PCMCIA カード、および DAQ デバイスは、すべて DAQ デバイスの例です。

電流駆動機能 電圧の仕様範囲内で操作中に、デジタルおよびアナログ入力チャンネルでソースまたはシンクが可能な電流の量。

電流シンク アナログまたはデジタル出力信号に電流を放散する DAQ ボードの能力。

電流ソース アナログまたはデジタル出力信号に電流を供給する DAQ ボードの能力。

と

同期 基準クロックに同期されるイベントのプロパティ。

トライステート 出力が駆動されない HIGH と LOW 以外の第 3 の出力状態。

ドライバ DAQ ボードなどの特定のハードウェアデバイスを制御するソフトウェア。

トリガ 何らかの形でデータ収集を発生、開始、または停止するイベント。

の

ノイズ 余計な電子信号。ノイズは、AC 電源コード、モータ、発電機、変圧器、蛍光灯、はんだごて、CRT モニタ、コンピュータ、雷雨、溶接、無線送信機などの外部ソース、および半導体、抵抗器、キャパシタなどの内部ソースが原因で発生します。ノイズは、送受信する信号を妨害します。

は

ハードウェア 回路基板や、プラグインボード、シャーシ、エンクロージャ、周辺機器、ケーブルなど、コンピュータシステムの物理的コンポーネント。

ハードウェアの保存レジスタ 測定結果を保存する NI-TIO ASIC 内にあるレジスタ。

バス コンピュータ内の個々の回路を相互接続する導線の集まり。一般に、バスは I/O や他のデバイスを接続する拡張媒体です。PC バスの例としては、AT、EISA、および PCI バスがあります。

バッファ 測定結果を保存するために使用されるメモリブロック。

バッファ型 複数の測定が連続的に実行され、測定結果がバッファに保存される測定のタイプ。

パルスエンコーダ チャンネル A およびチャンネル B の 2 つのチャンネルを持つモーションエンコーダ。チャンネル A 上のパルスは 1 つの方向での動きを示し、チャンネル B 上のパルスはその反対方向での動きを示します。この種類のエンコーダは、アップ/ダウンエンコーダとも呼ばれます。

反射 不適切に終端処理エンドポイントで波のように動作および反射する高速信号の遷移。この現象は反射と呼ばれます。

ひ

非ストローブデジタル I/O ハンドシェークまたはハードウェア制御によるタイミング関数を使わずに、ソフトウェアがデジタルラインやポート状態の読み取りや書き込みを直接行うデジタル入力または出力の種類。即時、非ハンドシェーク、非ラッチデジタル I/O とも呼ばれます。

非同期 基準クロックへの同期化なしに、任意の時間に発生するイベントのプロパティ。

ふ

プリスケール カウンタの SOURCE として使用される入力信号の周波数分割。

プログラム I/O ソフトウェアからの要求で CPU がデータの読み取りや書き込みを行うデータ転送方法。

へ

ベースアドレス プログラム可能なレジスタの開始アドレスとして使用されるメモリアドレス。他のすべてのアドレスは、ベースアドレスに追加することによって位置が決まります。

ほ

ポート コンピュータまたはリモートコントローラの通信接続。
デジタル入力および出力のラインで構成されたデジタルポート。

保存レジスタ [「ハードウェアの保存レジスタ」を参照](#)。

も

モーションエンコーダ デバイスの物理的動きを示すパルスを生成するトランスデューサ。最も一般的なモーションエンコーダタイプはクワドラチャエンコーダです。2パルスエンコーダ（アップ / ダウンエンコーダとも呼ばれます）は別の例です。

り

リボンケーブル 並列するコンダクタを装備するフラットケーブル。

リング 高電圧または低電圧状態に遷移した直後の信号の振動。

わ

ワイヤ	ノード間のデータパス。
割り込み	CPU が現在のタスクを中断して指定の動作を実行するよう指示するコンピュータ信号。
割り込みレベル	デバイスが割り込みできる相対的優先順位。

索引

C

Calibration Certificate (NI リソース)、A-2
CompactPCI、1-2

D

DMA
カウンタアプリケーション、3-18
転送速度、2-4 ~ 2-5
転送速度 (表)、2-5

I

I/O コネクタのピンアウト、3-6 ~ 3-7

N

NI のサポートとサービス、A-1

P

PFI、3-1
PXI バックプレーンクロック
位相ロック、3-19

R

RTSI
Counter *n* Auxiliary 信号、3-16
Counter *n* Auxiliary 信号 (表)、3-16
Counter *n* Gate 信号、3-15
Counter *n* Gate 信号 (表)、3-16
Counter *n* Internal Output 信号、3-17
Counter *n* Source 信号 (表)、3-14
MAX、*x*
PCI の信号接続、3-19
PXI に対応する製品、1-2
PXI の信号接続、3-20
コネクタ、3-1
説明、3-18
デジタルフィルタ、3-2
トリガ、3-17、3-19

あ

アクセサリ、1-4

い

位相ロック、3-19
インストール
ソフトウェア、1-3
ハードウェア、1-3

う

ウェブリソース、A-1

か

開始トリガ、3-17
カウンタ
カウンタアプリケーション、3-18
Counter *n* Auxiliary 信号、3-16
Counter *n* Gate 信号、3-15 ~ 3-16
Counter *n* Internal Output 信号、3-17
Counter *n* Source 信号、3-13 ~ 3-15
カウンタペア、3-17

き

技術サポート、A-1
技術サポートデータベース、A-1

く

クロストーク、3-21 ~ 3-22、3-3、3-20

け

計測器ドライバ (NI リソース)、A-1
ケーブル、1-4

こ

コネクタのピンアウト、3-6 ~ 3-7

さ

サポート
技術、A-1
サンプル (NI リソース)、A-1

し

出力、3-10 ~ 3-11
信号
Counter *n* Auxiliary 信号、3-16
Counter *n* Gate、3-15 ~ 3-16
Counter *n* Internal Output、3-17
Counter *n* Source、3-13 ~ 3-15
診断ツール (NI リソース)、A-1

そ

ソフトウェア
カウンタアプリケーション、3-18
ソフトウェア (NI リソース)、A-1

ち

重複カウント防止、2-1 ~ 2-4
使用してはいけない場合、2-4
使用してよい場合、2-4
正常に動作するアプリケーション (例)、
2-1
正しく動作しないアプリケーション
(例)、2-2
防止するアプリケーション (例)、2-4

て

データ転送
カウンタアプリケーション、3-18
DMA チャンネル、2-4
転送速度、2-4 ~ 2-5
適合宣言 (NI リソース)、A-1
デジタルフィルタ
設定 (表)、3-2
説明、3-1 ~ 3-3
例 (図)、3-1
電源投入時の状態、3-3
転送速度、2-4 ~ 2-5
転送速度、最大 (表)、2-5
伝送ラインの影響、3-3

と

ドキュメント
NI リソース、A-1
関連ドキュメント、*x*
本書で使用する表記規則、*ix*
ドライバ (NI リソース)、A-1
トラブルシューティング (NI リソース)、A-1
トレーニングと認定 (NI リソース)、A-1

な

ナショナルインスツルメンツのサポートと
サービス、A-1

の

ノイズ、3-3、3-20

は

ハードウェアアーム開始トリガ、3-17
配線に関する注意事項、3-20
バックブレンクロック
位相ロック、3-19
パルス幅
最小、3-13、3-16
デジタルフィルタ、3-2
デジタルフィルタ (表)、3-2
内部信号の最小 (表)、3-16

ひ

ピンアウト、3-6 ~ 3-7
ピンの割り当て、3-4 ~ 3-6

ふ

フィルタ、デジタル
設定 (表)、3-2
説明、3-1 ~ 3-3
例 (図)、3-1
プログラミングサンプル (NI リソース)、A-1
プログラム可能関数インタフェース、3-1

へ

ヘルプ

技術サポート、A-1

り

リアルタイムシステムインテグレーションデ
バイス。「RTSI」を参照

わ

割り込み

カウンタアプリケーション、3-18

Counter *n* Auxiliary 信号、3-16

Counter *n* Gate 信号、3-15 ~ 3-16

転送速度、2-4 ~ 2-5