

NI 6722/6723 仕様

このドキュメントには、NI 6722/6723 アナログ出力デバイスの仕様が記載されています。以下の仕様は、特に記載がない限り 25 °C の環境下におけるものです。



メモ NI-DAQmx の端子名は、より明確に、またナショナルインスツルメンツのハードウェア / ソフトウェア製品と一致するように修正されました。このドキュメントで使用されている修正後の端子名の多くは、旧名と似ています。すべての従来型 NI-DAQ 端子名と対応する NI-DAQmx の端子名の一覧は、『Analog Output Series User Manual』の第 2 章「I/O Connector」の「Terminal Name Equivalents」のセクションを参照してください。

アナログ出力

出力特性

チャンネル数

NI 6722..... 電圧出力 × 8

NI 6723..... 電圧出力 × 32

分解能 13 ビット、1/8,192

最大アップデータレート

チャンネル数	最大アップデータレート	
	ローカル FIFO (kS/s) 使用時 *	ホスト PC メモリ (kS/s) 使用時 †
1	800	800
2	714	714
8	476	182
16	333	90.9

チャンネル数	最大アップデータレート	
	ローカル FIFO (kS/s) 使用時 *	ホスト PC メモリ (kS/s) 使用時 †
24	253	60
32	204	45

* これらの数値は、連続的な波形生成に適用されます。PCI バスを使用しないため高速な波形生成を実現できます。FIFO モードの最大アップデータレートは、システム内のデバイスの数に影響されません。NI 6722/6723 では、FIFO はサイクル中に初期状態にリセットされません。

† これらは、PCI-6722/6723 デバイスと 550 MHz Pentium III マシンを使用した場合の数値です。デバイスの数を増やしたり、別の CPU を使用したり、バスアクティビティが発生すると、これらと異なる数値が得られることがあります。

DAC タイプ..... ダブルバッファ、電圧

FIFO バッファサイズ..... 2,047 サンプル

DMA チャンネル..... 3

データ転送..... DMA、割り込み、プログラム I/O

DMA モード..... スキャタ / ギャザ

精度

公称フルスケールレンジ (V)	絶対精度					
	読み取り値 %			オフセット (mV)	温度ドリフト (%/°C)	フルスケール絶対精度 (mV)
	24 時間	90 日	1 年			
±10	0.0335%	0.0355%	0.0377%	±7.010	0.0005%	10.78

絶対精度 = 読み取り値 % × 電圧 + オフセット + (温度ドリフト × 電圧)

メモ: 温度ドリフトは、周囲温度が前回の外部キャリブレーション温度より ±10 °C 以上異なる場合に適用されません。

伝達特性

相対精度 (INL)	±2.0 LSB (最大)
DNL	±0.9 LSB (最大)
単調性	13 ビット

電圧出力

レンジ	±10 V
出力カプリング	DC
出力インピーダンス	0.1 Ω (最大)
電流駆動	±5 mA (最大)
出力安定性	すべての受動負荷
保護	短絡からグランド
電源投入時状態	0 V (±200 mV)

外部基準入力

レンジ	±11 V
過電圧保護	電源投入時 ±27 V、 電源遮断時 ±12 V
入力インピーダンス	10 kΩ

動特性

スルーレート	0.7 V/μs
ノイズ	1.0 mV _{rms} DC ~ 1 MHz
チャンネルクロストーク	SH68-C68-S ケーブル 使用時 -65 dB (基準 チャンネル 100 kHz に おいて 10 V、100 ボイ ント正弦波を生成)
整定時間	45 μs (通常)、55 μs (最大) ~ ±0.5 LSB

グリッチエネルギー (ミッドスケール遷移)

マグニチュード	400 mV
時間	2 μs
チャンネル間アップデートグリッチ マグニチュード	100 mV
時間	1.2 μs



メモ チャンネル間アップデートグリッチは、1つのチャンネルアップデートの結果すべてのチャンネルに発生するエネルギーグリッチです。たとえば、チャンネル7の値をアップデートすると、他のすべてのチャンネル（出力電圧の変化に関係なく）にこのグリッチが発生します。

安定性

キャリブレーション 推奨ウォームアップ時間	15 分
キャリブレーション間隔	1 年
オンボードキャリブレーション基準 レベル	5.000 V (±2.5 mV) (EEPROM の実際の 値)
温度係数	±5.0 ppm/°C (最大)
長期安定性	±15 ppm/√T, 000 h

デジタル I/O

入力チャンネル数	入力 / 出力 × 8
互換性	TTL/CMOS

デジタル論理レベル

レベル	最小	最大
入力 LOW 電圧	0 V	0.8 V
入力 HIGH 電圧	2.0 V	5.0 V
入力 LOW 電流 ($V_{in} = 0 V$)	—	-320 μA
入力 HIGH 電流 ($V_{in} = 5 V$)	—	10 μA
出力 LOW 電圧 ($I_{OL} = 24 mA$)	4.35 V	0.4 V
出力 HIGH 電圧 ($I_{OH} = -13 mA$)	—	—

電源投入時状態 入力
(高インピーダンス)

データ転送 プログラム I/O

タイミング I/O

チャンネル数 2 つのアップ / ダウン
カウンタ / タイマ、
1 つの周波数スケーラ

分解能

カウンタ / タイマ 24 ビット

周波数スケーラ 4 ビット

互換性 5 V TTL/CMOS

ベースクロック使用可能

カウンタ / タイマ 20 MHz、100 kHz

周波数スケーラ 10 MHz、100 kHz

ベースクロック精度 $\pm 0.01\%$

最大外部ソース周波数

周波数スケーラ 20 MHz

外部ソース選択 PFI <0..9>, RTSI <0..6>

外部ゲート選択 PFI <0..9>, RTSI <0..6>

ソースパルス最低持続時間 10 ns、エッジ検出
モード

ゲートパルス最低持続時間 10 ns、エッジ検出
モード

データ転送

アップ / ダウンカウンタ /
タイマ DMA (スキヤタ /
ギヤザ)、割り込み、
プログラム I/O

周波数スケーラ プログラム I/O

DMA

チャンネル 1 (スキヤタ / ギヤザ)
データソース / 出力先 アナログ出力、カウン
タ / タイマ 0、カウン
タ / タイマ 1

トリガ

デジタルトリガ

目的

アナログ出力 開始トリガ、ゲート、
クロック

カウンタ / タイマ ソース、ゲート

ソース PFI <0..9>

互換性 5 V TTL

応答 立ち上がりまたは立ち
下がりエッジ

パルス幅 10 ns (最小)

RTSI バス (PCI のみ)

トリガライン <0..6> 7

RTSI クロック 1

PXI トリガバス (PXI のみ)

トリガライン <0..5> 6

スタートトリガ 1

クロック 1

バスインタフェース

NI PCI-6722/6723 3.3 V または 5 V PCI
マスタ、スレーブ

NI PXI-6722/6723 PXI/CompactPCI
マスタ、スレーブ

電源要件

+3.3 VDC ($\pm 5\%$) 300 mA

+5 VDC ($\pm 5\%$) 1.5 A (通常)、3 A
(最大) (I/O コネクタ
の +5 V ピンからの電
源ソースは除く)

I/O コネクタ電力 1 A で +4.65 ~
+5.25 VDC

一般仕様

外形寸法（コネクタは含まず）

NI PCI-6722/6723	17.4 × 9.8 cm (6.85 × 3.85 in.)
NI -6722/6723	16 × 10 cm (6.3 × 3.9 in.)

I/O コネクタ

NI 6722	68 ピン VHDCI × 1
NI 6723	68 ピン VHDCI × 2

最大動作電圧

最大動作電圧とは、信号電圧にコモンモード電圧を加えた電圧のことです。

チャンネル / グランド間 ±11 V、Installation Category I

チャンネル / チャンネル間 ±22 V、Installation Category I

設置環境

NI 6722/6723 は、屋内での使用を意図して設計されています。

動作温度 0 ~ 50 °C

保管温度 -20 ~ 70 °C

湿度 5 ~ 90% (相対湿度)、結露なきこと

最高高度 2,000m

汚染度 2



メモ デバイスの手入れには、柔らかい金属製ではないブラシを使用してください。再び使用する前に、デバイスが完全に乾き汚染物質がないことを確認します。

安全性

この製品は、以下の安全規格と、計測、制御、研究用電気機器に対する規格の要求事項を満たすように設計されています。

- IEC 61010-1、EN 61010-1
- UL 61010-1、CSA 61010-1



メモ UL および他の安全保証については、製品のラベルを参照するか、ni.com/certification (英語) にアクセスして製品番号 (型番) または製品ラインで検索し、保証の欄の該当するリンクをクリックしてください。

電磁両立性

この製品は、以下の EMC 規格と、計測、制御、研究用電気機器に対する規格の要件を満たすように設計されています。

- EN 61326 EMC 必要条件、最小イミュニティ
- EN 55011 エミッション (Group 1、Class A)
- CE、C-Tick、ICES、および FCC パート 15 エミッション (Class A)



メモ EMC に適合させるには、このデバイスをシールドケーブルと併用してください。

CE 適合

この製品は、以下のように、CE マーク改正に基づいて、該当する EC 理事会指令による基本的要件に適合しています。

- 73/23/EEC、低電圧指令 (安全性)
- 89/336/EEC、電磁適合性 (EMC)



メモ この製品のその他の適合規格については、この製品の適合宣言 (DoC) を参照してください。この製品の適合宣言を入手するには、ni.com/certification にアクセスして型番または製品ラインで検索し、該当するリンクをクリックしてください。

廃電気および電気機器 (WEEE)



欧州のお客様へ 製品寿命を過ぎた製品は、すべて WEEE リサイクルセンターへ送る必要があります。WEEE リサイクルセンターまたはナショナルインスツルメンツの WEEE への取り組みの詳細については、ni.com/environment/weee.htm (英語) を参照してください。

デバイスピン配列

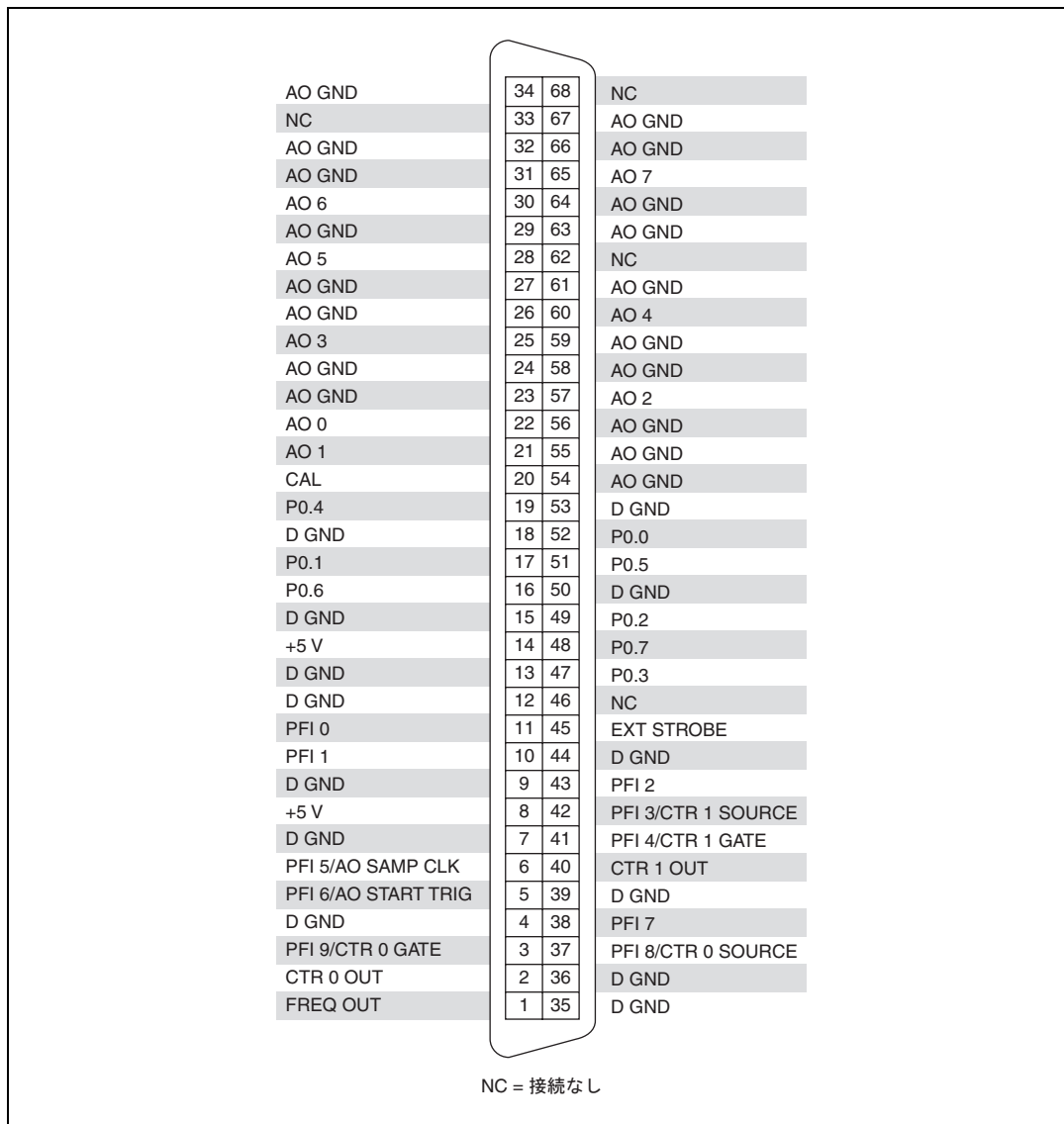


図 1 NI 6722 68 ピン AO I/O コネクタピン割り当て

AO 0-7 & デジタルコネクタ

AO GND	34	68	NC
NC	33	67	AO GND
AO GND	32	66	AO GND
AO GND	31	65	AO 7
AO 6	30	64	AO GND
AO GND	29	63	AO GND
AO 5	28	62	NC
AO GND	27	61	AO GND
AO GND	26	60	AO 4
AO 3	25	59	AO GND
AO GND	24	58	AO GND
AO GND	23	57	AO 2
AO 0	22	56	AO GND
AO 1	21	55	AO GND
CAL	20	54	AO GND
P0.4	19	53	D GND
D GND	18	52	P0.0
P0.1	17	51	P0.5
P0.6	16	50	D GND
D GND	15	49	P0.2
+5 V	14	48	P0.7
D GND	13	47	P0.3
D GND	12	46	NC
PFI 0	11	45	EXT STROBE
PFI 1	10	44	D GND
D GND	9	43	PFI 2
+5 V	8	42	PFI 3/CTR 1 SOURCE
D GND	7	41	PFI 4/CTR 1 GATE
PFI 5/AO SAMP CLK	6	40	CTR 1 OUT
PFI 6/AO START TRIG	5	39	D GND
D GND	4	38	PFI 7
PFI 9/CTR 0 GATE	3	37	PFI 8/CTR 0 SOURCE
CTR 0 OUT	2	36	D GND
FREQ OUT	1	35	D GND

AO 8-31コネクタ

AO GND	34	68	AO 8
AO 9	33	67	AO GND
AO 10	32	66	AO GND
AO GND	31	65	AO 11
AO 12	30	64	AO GND
AO 13	29	63	AO GND
AO GND	28	62	AO 14
AO 15	27	61	AO GND
AO 16	26	60	AO GND
AO GND	25	59	AO 17
AO 18	24	58	AO GND
AO 19	23	57	AO GND
NC	22	56	NC
AO GND	21	55	AO 20
AO 21	20	54	AO GND
AO 22	19	53	AO GND
AO GND	18	52	AO 23
AO 24	17	51	AO GND
AO 25	16	50	AO GND
AO GND	15	49	AO 26
AO 27	14	48	AO GND
AO 28	13	47	AO GND
AO GND	12	46	AO 29
AO 30	11	45	AO GND
AO 31	10	44	AO GND
NC	9	43	NC
NC	8	42	NC
NC	7	41	NC
NC	6	40	NC
NC	5	39	NC
NC	4	38	NC
NC	3	37	NC
NC	2	36	NC
NC	1	35	NC

NC = 接続なし

図 2 NI 6723 68 ピン AO I/O コネクタピン割り当て

National Instruments、NI、ni.com、および LabVIEW は National Instruments Corporation (米国ナショナルインスツルメンツ社) の商標です。National Instruments の商標の詳細については、ni.com/legal の「Terms of Use」セクションを参照してください。本文中に記載されたその他の製品名および企業名は、それぞれの企業の商標または商号です。National Instruments の製品を保護する特許については、ソフトウェアに含まれている特許情報 (ヘルプ→特許情報)、CD に含まれている patents.txt ファイル、または ni.com/patents のうち、該当するリソースから参照してください。